



PATENT
ATTORNEY DOCKET NO.: 046124-5179

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:)	
)	
Katsumi SHIBAYAMA, et al.)	
)	
Application No.: 10/715,118)	Group Art Unit: 2811
)	
Filed: November 18, 2003)	Examiner: Unassigned
)	
For: BACK ILLUMINATED PHOTODIODE)	
ARRAY, MANUFACTURING METHOD)	
AND SEMICONDUCTOR DEVICE)	
THEREOF)	

Commissioner for Patents
Arlington, VA 22202

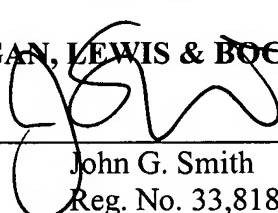
CLAIM FOR PRIORITY

Under the provisions of 35 U.S.C. §119, Applicants' hereby claim the benefit of the filing date of **Japanese** Patent Application No. 2002-334326 filed November 18, 2002 for the above-identified United States Patent Application.

In support of Applicants' claim for priority, filed herewith is a certified copy of the Japanese application.

Respectfully submitted,

MORGAN, LEWIS & BOCKIUS LLP



John G. Smith
Reg. No. 33,818

Dated: February 24, 2004

MORGAN, LEWIS & BOCKIUS LLP
1111 Pennsylvania Avenue, N.W.
Washington, D.C. 20004
(202)739-3000

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年11月18日

出 願 番 号

Application Number:

特願2002-334326

[ST.10/C]:

[JP 2002-334326]

出 願 人

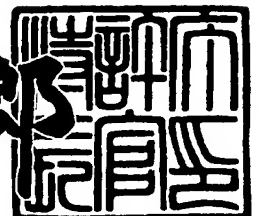
Applicant(s):

浜松ホトニクス株式会社

2002年12月27日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田 信一郎



出証番号 出証特2002-3102815

【書類名】 特許願

【整理番号】 2002-0645

【提出日】 平成14年11月18日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 31/09

【発明者】

 【住所又は居所】 静岡県浜松市市野町 1 1 2 6 番地の 1 浜松ホトニクス株式会社内

 【氏名】 柴山 勝己

【発明者】

 【住所又は居所】 静岡県浜松市市野町 1 1 2 6 番地の 1 浜松ホトニクス株式会社内

 【氏名】 石田 雅之

【発明者】

 【住所又は居所】 静岡県浜松市市野町 1 1 2 6 番地の 1 浜松ホトニクス株式会社内

 【氏名】 能野 隆文

【特許出願人】

 【識別番号】 000236436

 【氏名又は名称】 浜松ホトニクス株式会社

【代理人】

 【識別番号】 100088155

 【弁理士】

 【氏名又は名称】 長谷川 芳樹

【選任した代理人】

 【識別番号】 100089978

 【弁理士】

 【氏名又は名称】 塩田 辰也

【選任した代理人】

【識別番号】 100092657

【弁理士】

【氏名又は名称】 寺崎 史朗

【手数料の表示】

【予納台帳番号】 014708

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 ホトダイオードアレイ、その製造方法、半導体装置及び放射線検出器

【特許請求の範囲】

【請求項 1】 第 1 導電型の半導体からなる半導体基板を備え、当該半導体基板における被検出光の入射面の反対面側に複数のホトダイオードが形成されたホトダイオードアレイであって、

前記半導体基板の前記反対面側には、複数の凹部がアレイ状に配列して形成されており、

前記複数の凹部の底部に第 2 導電型の半導体からなる第 2 導電型半導体層が形成されることにより、前記ホトダイオードがアレイ状に配列していることを特徴とするホトダイオードアレイ。

【請求項 2】 前記半導体基板の前記入射面側には、当該半導体基板よりも高い不純物濃度を有する第 1 導電型のアキュムレーション層が設けられていることを特徴とする請求項 1 に記載のホトダイオードアレイ。

【請求項 3】 前記凹部は、前記底部における前記半導体基板の厚みよりも大きい厚みを有する枠部により囲まれており、

前記枠部には、前記半導体基板よりも高い不純物濃度を有する第 1 導電型の分離層が形成されていることを特徴とする請求項 1 に記載のホトダイオードアレイ。

【請求項 4】 前記枠部には、電極パッドが電気絶縁層を介して設けられており、

前記第 2 導電型半導体層と前記電極パッドとを電氣的に接続する導電性部材が設けられていることを特徴とする請求項 3 に記載のホトダイオードアレイ。

【請求項 5】 前記導電性部材は、前記半導体基板の前記反対面側に形成された電気絶縁層の上に形成されており、その一端部は、前記電気絶縁層に形成されたコンタクトホールを介して前記第 2 導電型半導体層に電氣的に接続され、その他端部は、前記電極パッドに電氣的に接続されていることを特徴とする請求項 4 に記載のホトダイオードアレイ。

【請求項 6】 前記第 2 導電型半導体層は、前記底部から前記凹部と前記枠部との境界部分に延出して設けられていることを特徴とする請求項 3 に記載のホットダイオードアレイ。

【請求項 7】 前記枠部には、前記第 2 導電型半導体層における前記凹部と前記枠部との前記境界部分に延出した部分に電氣的に接続される導電性部材と、当該導電性部材に電氣的に接続される電極パッドとが設けられていることを特徴とする請求項 6 に記載のホットダイオードアレイ。

【請求項 8】 前記第 2 導電型半導体層は、前記枠部の一部に達していることを特徴とする請求項 6 に記載のホットダイオードアレイ。

【請求項 9】 前記凹部は、前記反対面側から前記入射面側にかけて開口寸法が次第に縮小するように形成されていることを特徴とする請求項 1 に記載のホットダイオードアレイ。

【請求項 10】 前記半導体基板は、前記反対面から所定の深さの位置にエッチングストップ層を有しており、

前記凹部は、前記半導体基板を前記反対面側から少なくとも前記エッチングストップ層までエッチングすることにより形成されていることを特徴とする請求項 1 に記載のホットダイオードアレイ。

【請求項 11】 前記半導体基板は、前記反対面から所定の深さの位置に絶縁膜を有しており、

前記凹部は、前記半導体基板を前記反対面側から少なくとも前記絶縁膜が露出するまでエッチングすることにより形成されていることを特徴とする請求項 1 に記載のホットダイオードアレイ。

【請求項 12】 前記半導体基板は、前記反対面から所定の深さの位置において、前記入射面側の部分と前記反対面側の部分とでその結晶方位が交差しており、

前記凹部は、前記半導体基板を前記反対面側から少なくとも前記結晶方位が交差する面が露出するまでエッチングすることにより形成されていることを特徴とする請求項 1 に記載のホットダイオードアレイ。

【請求項 13】 第 1 導電型の半導体基板の被検出光の入射面の反対面を薄

型化することにより、複数の凹部をアレイ状に配列して形成する工程と、

前記凹部の底部に第 2 導電型半導体層を形成する工程と、を備えることを特徴とするホトダイオードアレイの製造方法。

【請求項 1 4】 前記入射面側に前記半導体基板よりも不純物濃度の高い第 1 導電型のアキュムレーション層を形成する工程を更に備えることを特徴とする請求項 1 3 に記載のホトダイオードアレイの製造方法。

【請求項 1 5】 第 1 導電型の第 1 の半導体基板と、前記第 1 の半導体基板と異なる結晶方位を有し且つ前記第 1 の半導体基板よりもエッチング速度の速い第 1 導電型の第 2 の半導体基板とを準備し、

前記第 1 の半導体基板における被検出光の入射面の反対面側に前記第 2 の半導体基板を接合する工程と、

前記第 2 の半導体基板を少なくとも前記第 1 の半導体基板の前記反対面が露出するまでエッチングして、複数の凹部をアレイ状に配列して形成する工程と、

前記凹部の底部に第 2 導電型半導体層を形成する工程と、を備えることを特徴とするホトダイオードアレイの製造方法。

【請求項 1 6】 前記第 1 の半導体基板の前記入射面側に、前記第 1 の半導体基板よりも不純物濃度の高い第 1 導電型のアキュムレーション層を形成する工程を更に備えることを特徴とする請求項 1 5 に記載のホトダイオードアレイの製造方法。

【請求項 1 7】 第 1 導電型の第 1 の半導体基板と第 1 導電型の第 2 の半導体基板とを準備し、

前記第 1 の半導体基板における被検出光の入射面の反対面側に前記第 2 の半導体基板をエッチングストップ層を介して接合する工程と、

前記第 2 の半導体基板を少なくとも前記エッチングストップ層が露出するまでエッチングして、複数の凹部をアレイ状に配列して形成する工程と、

前記凹部の底部に第 2 導電型半導体層を形成する工程と、を備えることを特徴とするホトダイオードアレイの製造方法。

【請求項 1 8】 前記第 1 の半導体基板の前記入射面側に、前記第 1 の半導体基板よりも不純物濃度の高い第 1 導電型のアキュムレーション層を形成する工

程を更に備えることを特徴とする請求項 17 に記載のホトダイオードアレイの製造方法。

【請求項 19】 第 1 導電型の第 1 の半導体基板と第 1 導電型の第 2 の半導体基板とを準備し、

前記第 1 の半導体基板における被検出光の入射面の反対面側に前記第 2 の半導体基板を絶縁膜を介して接合する工程と、

前記第 2 の半導体基板を少なくとも前記絶縁膜が露出するまでエッチングして、複数の凹部をアレイ状に配列して形成する工程と、

前記凹部の底部に第 2 導電型半導体層を形成する工程と、を備えることを特徴とするホトダイオードアレイの製造方法。

【請求項 20】 前記第 1 の半導体基板の前記入射面側に、前記第 1 の半導体基板よりも不純物濃度の高い第 1 導電型のアキュムレーション層を形成する工程を更に備えることを特徴とする請求項 19 に記載のホトダイオードアレイの製造方法。

【請求項 21】 被検出光の入射面の反対面側に複数の第 2 導電型半導体層がアレイ状に配列して形成された第 1 導電型の第 1 の半導体基板を準備する工程と、

前記反対面に第 1 導電型の第 2 の半導体基板を接合する工程と、

前記第 2 の半導体基板における前記第 2 導電型半導体層に対応する領域をエッチングして前記第 2 導電型半導体層を露出させる工程と、を備えることを特徴とするホトダイオードアレイの製造方法。

【請求項 22】 前記第 1 の半導体基板の入射面側に前記第 1 の半導体基板よりも不純物濃度の高い第 1 導電型のアキュムレーション層を形成する工程を更に備えることを特徴とする請求項 21 に記載のホトダイオードアレイの製造方法。

【請求項 23】 前記第 2 の半導体基板を接合する工程において、前記第 1 の半導体基板と前記第 2 の半導体基板の結晶方位が交差するように両半導体基板を接合することを特徴とする請求項 21 に記載のホトダイオードアレイの製造方法。

【請求項 2 4】 前記第 2 の半導体基板を接合する工程において、第 1 の半導体基板と第 2 の半導体基板との間にエッチングストップ層を設けることを特徴とする請求項 2 1 に記載のホトダイオードアレイの製造方法。

【請求項 2 5】 前記第 2 の半導体基板を接合する工程において、第 1 の半導体基板と第 2 の半導体基板との間に絶縁膜を設けることを特徴とする請求項 2 1 に記載のホトダイオードアレイの製造方法。

【請求項 2 6】 請求項 1 から請求項 1 2 の何れか一項に記載のホトダイオードアレイと、

前記半導体基板の前記入射面側に配置され、放射線の入射により発光するシンチレータと、を備えることを特徴とする放射線検出器。

【請求項 2 7】 請求項 3 から請求項 8 の何れか一項に記載のホトダイオードアレイと、

前記半導体基板の前記入射面側に配置され、放射線の入射により発光するシンチレータと、

前記ホトダイオードアレイを支持する基板と、を備え、

前記基板は、前記枠部に設けられた電極パッドを介して、前記ホトダイオードアレイと電氣的に接続されていることを特徴とする放射線検出器。

【請求項 2 8】 前記基板と前記半導体基板の前記反対面との間隙に樹脂が充填されていることを特徴とする請求項 2 7 に記載の放射線検出器。

【請求項 2 9】 請求項 3 から請求項 8 の何れか一項に記載のホトダイオードアレイと、

前記ホトダイオードアレイを支持する基板と、を備え、

前記基板は、前記枠部に設けられた電極パッドを介して、前記ホトダイオードアレイと電氣的に接続されていることを特徴とする半導体装置。

【請求項 3 0】 前記基板と前記半導体基板の前記反対面との間隙に樹脂が充填されていることを特徴とする請求項 2 9 に記載の半導体装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、ホトダイオードアレイ、その製造方法、当該ホトダイオードアレイを備えた半導体装置及び当該ホトダイオードアレイを備えた放射線検出器に関する。

【0002】

【従来技術】

CT用ホトダイオードアレイを実装する際は、3次元方向への実装が必要である。3次元で実装を行うには、被検出光の入射する面の反対側より信号を出力する必要がある、このためには一般的に裏面入射型ホトダイオードアレイが用いられる。

【0003】

裏面入射型のホトダイオードアレイにおいては、pn接合部と光入射面との間の距離が大きいと基板内で発生したキャリアはpn接合部までの移動過程で再結合し信号として取り出せなくなるためpn接合部と光入射面との距離を可能な限り小さくする必要がある。

【0004】

この距離を小さくする試みとして、図25に示したような裏面入射型ホトダイオードアレイが知られている（例えば、特許文献1参照）。この裏面入射型ホトダイオードアレイでは基板の一方側からn型層103に角柱状のp型拡散層105を形成している。

【0005】

【特許文献1】

特開平7-333348号公報

【0006】

【発明が解決しようとする課題】

しかし、このp型拡散層105は不純物を注入することにより形成されているため十分な感度が得られるための厚さにまでp型不純物層105を均一に形成するのは困難である。このように上記ホトダイオードアレイは製造が困難であるという欠点がある。

【0007】

本発明はこのような問題点に鑑みなされたものであり、高い検出感度を維持しつつ、容易に製造することが可能なホトダイオードアレイ、その製造方法、半導体装置及び放射線検出器を提供することを課題とする。

【0008】

【課題を解決するための手段】

本発明に係るホトダイオードアレイは、第1導電型の半導体からなる半導体基板を備え、当該半導体基板における被検出光の入射面の反対面側に複数のホトダイオードが形成されたホトダイオードアレイであって、半導体基板の反対面側には、複数の凹部がアレイ状に配列して形成されており、複数の凹部の底部に第2導電型の半導体からなる第2導電型半導体層が形成されることにより、ホトダイオードがアレイ状に配列していることを特徴としている。

【0009】

本発明に係るホトダイオードアレイでは、反対面に形成された凹部の底部に第2導電型半導体層を設けているので、入射面とホトダイオードの第2導電型半導体層との間の距離を短くすることができる。これにより、被検出光の入射により発生するキャリアの移動過程における再結合が抑制され、ホトダイオードアレイの検出感度を高く維持することができる。

【0010】

また、第2導電型半導体層の厚さを従来の技術に比べて薄くすることができるので、第2導電型半導体層を第2導電型不純物の熱拡散等により容易に形成することが可能となり、ホトダイオードアレイを従来よりも容易に製造することができる。

【0011】

また、半導体基板の反対面には、複数の凹部がアレイ状に配列して形成されているので、各凹部は凹部の半導体基板の厚みよりも厚い半導体基板（枠部）により囲まれることとなる。この枠部の存在により、ホトダイオードアレイの機械的強度を実用上十分なものとすることができる。

【0012】

また、半導体基板の前記入射面側には、当該半導体基板よりも高い不純物濃度を有する第1導電型のアキュムレーション層が設けられていることが好ましい。このように構成することにより、半導体基板の入射面に被検出光（特に短波長光）が入射することで入射面近傍で発生する信号キャリアが表面やARコートとの界面でトラップされることを抑制できる。これにより、ホトダイオードアレイの検出感度を高く維持することができる。

【0013】

また、凹部の周囲は、凹部よりも肉厚の半導体基板からなる枠部により囲まれており、当該枠部に半導体基板よりも不純物濃度の高い第1導電型の分離層が形成されていることが好ましい。このように構成することにより、凹部に形成されたホトダイオード同士が、電氣的に分離されることとなるので、ホトダイオード間におけるクロストークを低減することが可能となる。

【0014】

また、枠部には、電極パッドが電気絶縁層を介して設けられており、第2導電型半導体層と電極パッドとを電氣的に接続する導電性部材が設けられていることが好ましい。このように構成することにより、機械的強度が低い凹部に電極パッドを形成する必要がなく、凹部の底部を機械的ダメージから保護することができる。

【0015】

また、導電性部材は、半導体基板の反対面側に形成された電気絶縁層の上に形成されており、その一端部は、電気絶縁層に形成されたコンタクトホールを介して第2導電型半導体層に電氣的に接続され、その他端部は、電極パッドに電氣的に接続されていることが好ましい。このように構成することにより、ホトダイオードからの信号は、導電性部材（例えば、アルミ配線等）により第2導電型半導体層から電極パッドに伝えられ、電極パッドを介して外部に出力される。

【0016】

また第2導電型半導体層は、底部から凹部と枠部との境界部分に延出して設けられていることが好ましい。このように構成することにより、第2導電型半導体層が設けられた領域の面積を、第2導電型半導体層を凹部の底部にのみ設けた場

合よりも広くすることができるので、被検出光の入射により半導体基板内部で発生するキャリアを受ける面積が大きくなり、ホトダイオードの検出感度を高めることができる。また、第2導電型半導体層は、凹部と枠部との境界部分（エッジ部）にまで設けられることとなる。この境界部分は、エッチング加工の際にストレスを受け易く、また、凸型に突出している枠部は実装時に機械的ダメージを受け易く、不要なキャリアの発生源になり易い。この境界部分にまで延出するように第2導電型半導体層を設けることにより、不要なキャリアをこの第2導電型半導体層によりトラップすることが可能となる。

【0017】

また、枠部には、第2導電型半導体層における凹部と枠部との境界部分に延出した部分に電氣的に接続される導電性部材と、当該導電性部材に電氣的に接続される電極パッドとが設けられていることが好ましい。このように構成することにより、電極パッドと第2導電型半導体層とを電氣的に接続する導電性部材を枠部にのみ設ければよいので、機械的強度が低い凹部を保護することができるとともに、導電性部材を形成する工程におけるプロセスが容易になる。

【0018】

また、第2導電型半導体層は枠部の一部に達していることが好ましい。このように構成することにより、枠部の頂上面で第2導電型半導体層と電極パッドとを電氣的に接続することができるため、配線を凹部の底部や側壁に形成する必要がなくなり、枠部上にのみ形成すれば良いので、配線の形成プロセスが容易になる。

【0019】

また、凹部は、反対面側から入射面側にかけて開口寸法が次第に縮小するように形成されていることが好ましい。このように構成することにより、凹部は、斜面状の側面を有することとなり、凹部の側面への第2導電型半導体層の形成や導電性部材を形成することが容易になる。

【0020】

また、半導体基板は、反対面から所定の深さの位置にエッチングストップ層を有しており、凹部は、半導体基板を反対面側から少なくともエッチングストップ

層までエッチングすることにより形成されていることが好ましい。このように構成することにより、凹部を形成する際に、エッチングストップ層においてエッチングを終了することができ、凹部の深さの管理が容易になる。

【0021】

また、半導体基板は、反対面から所定の深さの位置に絶縁膜を有しており、凹部は、半導体基板を反対面側から少なくとも絶縁膜が露出するまでエッチングすることにより形成されていることが好ましい。このように構成することにより、凹部を形成する際に、絶縁膜においてエッチングを終了することができ、凹部の深さの管理が容易になる。

【0022】

また、半導体基板は、反対面から所定の深さの位置において、入射面側の部分と反対面側の部分とでその結晶方位が交差しており、凹部は、半導体基板を反対面側から少なくとも結晶方位が交差する面が露出するまでエッチングすることにより形成されていることが好ましい。このように構成することにより、凹部を形成する際に、結晶方位が交差した面においてエッチングを終了することができ、凹部の深さの管理が容易になる。

【0023】

本発明に係るホトダイオードの製造方法は、第1導電型の半導体基板の被検出光の入射面の反対面を薄型化することにより、複数の凹部をアレイ状に配列して形成する工程と、凹部の底部に第2導電型半導体層を形成する工程と、を備えることを特徴としている。

【0024】

本発明に係るホトダイオードの製造方法では、半導体基板の被検出光の入射面の反対面に複数の凹部をアレイ状に配列して形成し、この凹部の底部に第2導電型半導体層を設けることによりホトダイオードを形成する。これにより、入射面とホトダイオードの第2導電型半導体層との間の距離を短くすることができる。よって、被検出光の入射により半導体基板内部で発生するキャリアの移動距離が短くなり、キャリアの再結合が抑制されるので、ホトダイオードアレイの検出感度を高く維持できる。

【 0 0 2 5 】

また、第 2 導電型半導体層の厚さを従来の技術に比べて薄くすることができるので、第 2 導電型半導体層を第 2 導電型不純物の熱拡散等により形成することが可能となり、ホトダイオードアレイを従来よりも容易に製造することができる。

【 0 0 2 6 】

また、半導体基板の反対面には、複数の凹部がアレイ状に配列して形成されており、各凹部は、底部における半導体基板の厚みよりも大きな厚さを有する枠部により囲まれることとなる。この枠部の存在により、ホトダイオードアレイの機械的強度を実用上十分な強度とすることができる。

【 0 0 2 7 】

また、入射面側に半導体基板よりも不純物濃度の高い第 1 導電型のアキュムレーション層を形成する工程を更に備えることが好ましい。このように構成することにより、半導体基板の入射面側には、半導体基板よりも不純物濃度の高い第 1 導電型のアキュムレーション層が設けられているので、半導体基板に被検出光（特に短波長光）が入射することで発生する信号キャリアが表面や A R コートとの界面でトラップされることを抑制できる。これにより、ホトダイオードアレイの検出感度を高く維持することができる。

【 0 0 2 8 】

本発明に係るホトダイオードアレイの製造方法は、第 1 導電型の第 1 の半導体基板と、第 1 の半導体基板と異なる結晶方位を有し且つ第 1 の半導体基板よりもエッチング速度の速い第 1 導電型の第 2 の半導体基板とを準備し、第 1 の半導体基板における被検出光の入射面の反対面側に第 2 の半導体基板を接合する工程と、第 2 の半導体基板を少なくとも第 1 の半導体基板の反対面が露出するまでエッチングして、複数の凹部をアレイ状に配列して形成する工程と、前記凹部の底部に第 2 導電型半導体層を形成する工程と、を備えることを特徴と、を備えることを特徴としている。

【 0 0 2 9 】

本発明に係るホトダイオードアレイの製造方法では、被検出光の入射面と第 2 導電型半導体層すなわちホトダイオードが形成される面との距離は第 1 の半導体

基板の厚さによって決定される。よって、第1の半導体基板の厚さを薄くすることにより、半導体基板内部で発生するキャリアの移動距離が短くなり、キャリアの再結合が抑制されるので、ホトダイオードアレイの検出感度を高く維持することができる。また、第1の半導体基板と第2の半導体基板とを接合し、第2の半導体基板を、第1の半導体基板の反対面が露出するまでエッチングする。これにより、第2の半導体基板には、複数の凹部がアレイ状に配列して形成される。よって、第2導電型半導体層は、第2の半導体基板からなる枠部により囲まれることとなり、ホトダイオードアレイの機械的強度が実用上十分なものとなる。また、第2導電型半導体層の厚さを従来の技術に比べて薄くすることができるので、第2導電型半導体層が第2導電型不純物の熱拡散等により容易に形成可能となり、ホトダイオードアレイを従来よりも容易に製造することができる。

【0030】

また、第1の半導体基板の入射面側に、第1の半導体基板よりも不純物濃度の高い第1導電型のアキュムレーション層を形成する工程を更に備えることが好ましい。このように構成することにより、半導体基板の入射面側には、半導体基板よりも不純物濃度の高い第1導電型のアキュムレーション層が設けられているので、半導体基板に被検出光（特に短波長光）が入射することで発生する信号キャリアが表面やARコートとの界面でトラップされることを抑制できる。これにより、ホトダイオードアレイの検出感度を高く維持することができる。

【0031】

本発明に係るホトダイオードの製造方法は、第1導電型の第1の半導体基板と第1導電型の第2の半導体基板とを準備し、第1の半導体基板における被検出光の入射面の反対面側に第2の半導体基板をエッチングストップ層を介して接合する工程と、第2の半導体基板を少なくともエッチングストップ層が露出するまでエッチングして、複数の凹部をアレイ状に配列して形成する工程と、凹部の底部に第2導電型半導体層を形成する工程と、を備えることを特徴としている。

【0032】

本発明に係るホトダイオードアレイの製造方法では、被検出光の入射面と第2導電型半導体層すなわちホトダイオードが形成される面との距離は第1の半導体

基板の厚さによって決定される。よって、第1の半導体基板の厚さを薄くすることにより、半導体基板内部で発生するキャリアの移動距離が短くなり、キャリアの再結合が抑制されるので、ホトダイオードアレイの検出感度を高く維持することができる。また、第1の半導体基板と第2の半導体基板とを接合し、第2の半導体基板を、少なくともエッチングストップ層が露出するまでエッチングする。これにより、第2の半導体基板には、複数の凹部がアレイ状に配列して形成される。よって、第2導電型半導体層は、第2の半導体基板からなる枠部により囲まれることとなり、ホトダイオードアレイの機械的強度が実用上十分なものとなる。また、第2導電型半導体層の厚さを従来の技術に比べて薄くすることができるので、第2導電型半導体層が第2導電型不純物の熱拡散等により容易に形成可能となり、ホトダイオードアレイを従来よりも容易に製造することができる。

【0033】

また、第1の半導体基板の入射面側に、第1の半導体基板よりも不純物濃度の高い第1導電型のアキュムレーション層を形成する工程を更に備えることが好ましい。このように構成することにより、半導体基板の入射面側には、半導体基板よりも不純物濃度の高い第1導電型のアキュムレーション層が設けられているので、半導体基板に被検出光（特に短波長光）が入射することで発生する信号キャリアが表面やARコートとの界面でトラップされることを抑制できる。これにより、ホトダイオードアレイの検出感度を高く維持することができる。

【0034】

本発明に係るホトダイオードアレイの製造方法は、第1導電型の第1の半導体基板と第1導電型の第2の半導体基板とを準備し、第1の半導体基板における被検出光の入射面の反対面側に第2の半導体基板を絶縁膜を介して接合する工程と、第2の半導体基板を少なくとも絶縁膜が露出するまでエッチングして、複数の凹部をアレイ状に配列して形成する工程と、凹部の底部に第2導電型半導体層を形成する工程と、を備えることを特徴としている。

【0035】

本発明に係るホトダイオードアレイの製造方法では、被検出光の入射面と第2導電型半導体層すなわちホトダイオードが形成される面との距離は第1の半導体

基板の厚さによって決定される。よって、第1の半導体基板の厚さを薄くすることにより、半導体基板内部で発生するキャリアの移動距離が短くなり、キャリアの再結合が抑制されるので、ホトダイオードアレイの検出感度を高く維持することができる。また、第1の半導体基板と第2の半導体基板とを接合し、第2の半導体基板を、少なくとも絶縁膜が露出するまでエッチングする。これにより、第2の半導体基板には、複数の凹部がアレイ状に配列して形成される。よって、第2導電型半導体層は、第2の半導体基板からなる枠部により囲まれることとなり、ホトダイオードアレイの機械的強度が実用上十分なものとなる。また、第2導電型半導体層の厚さを従来の技術に比べて薄くすることができるので、第2導電型半導体層が第2導電型不純物の熱拡散等により容易に形成可能となり、ホトダイオードアレイを従来よりも容易に製造することができる。

【0036】

また、第1の半導体基板の入射面側に、第1の半導体基板よりも不純物濃度の高い第1導電型のアキュムレーション層を形成する工程を更に備えることが好ましい。このように構成することにより、半導体基板の入射面側には、半導体基板よりも不純物濃度の高い第1導電型のアキュムレーション層が設けられているので、半導体基板に被検出光（特に短波長光）が入射することで発生する信号キャリアが表面やARコートとの界面でトラップされることを抑制できる。これにより、ホトダイオードアレイの検出感度を高く維持することができる。

【0037】

本発明に係るホトダイオードアレイの製造方法は、被検出光の入射面の反対面側に複数の第2導電型半導体層がアレイ状に配列して形成された第1導電型の第1の半導体基板を準備する工程と、反対面に第1導電型の第2の半導体基板を接合する工程と、第2の半導体基板における第2導電型半導体層に対応する領域をエッチングして第2導電型半導体層を露出させる工程と、を備えることを特徴としている。

【0038】

本発明に係るホトダイオードアレイの製造方法では、被検出光の入射面と第2導電型半導体層すなわちホトダイオードが存在する面との距離は第1の半導体基

板の厚さによって決定される。よって、第1の半導体基板の厚さを薄くすることにより、半導体基板内部で発生するキャリアの移動距離が短くなり、キャリアの再結合が抑制されるので、ホトダイオードアレイの検出感度を高く維持することができる。また、第1の半導体基板だけでは、ホトダイオードアレイの機械的強度が充分ではないので、第2の半導体基板を接合し、必要かつ充分なエッチングを行うことで、第2導電型半導体層を露出させ、第2導電型半導体層を第2の半導体基板からなる枠部により囲むことで、ホトダイオードアレイの機械的強度を実用上充分なものとしている。また、第2導電型半導体層の厚さを従来 of 技術に比べて薄くすることができるので、第2導電型半導体層が第2導電型不純物の熱拡散等により容易に形成可能となり、ホトダイオードアレイを従来よりも容易に製造することができる。

【0039】

また、第1の半導体基板の入射面側に第1の半導体基板よりも不純物濃度の高い第1導電型のアキュムレーション層を形成する工程を更に備えることが好ましい。このように構成することにより、半導体基板の入射面側には、半導体基板よりも不純物濃度の高い第1導電型のアキュムレーション層が設けられているので、半導体基板に被検出光（特に短波長光）が入射することで発生する信号キャリアが表面やARコートとの界面でトラップされるのを抑制できる。これにより、ホトダイオードアレイの検出感度を高く維持することができる。

【0040】

また、第2の半導体基板を接合する工程において、第1の半導体基板と第2の半導体基板の結晶方位が交差するように両半導体基板を接合することが好ましい。このように構成することにより、第2の半導体基板をエッチングして第2導電型半導体層を露出させる工程において、第1の半導体基板と第2の半導体基板との接合面（結晶方位が交差する面）においてエッチングを終了することができ、この工程の制御が容易になる。

【0041】

また、第2の半導体基板を接合する工程において、第1の半導体基板と第2の半導体基板との間にエッチングストップ層を設けることが好ましい。このように

構成することにより、第 2 の半導体基板をエッチングして第 2 導電型半導体層を露出させる工程において、第 1 の半導体基板と第 2 の半導体基板との間に存在するエッチングストップ層においてエッチングを終了することができ、この工程の制御が容易になる。

【 0 0 4 2 】

また、第 2 の半導体基板を接合する工程において、第 1 の半導体基板と第 2 の半導体基板との間に絶縁膜を設けることが好ましい。このように構成することにより、第 2 の半導体基板をエッチングして第 2 導電型半導体層を露出させる工程において、第 1 の半導体基板と第 2 の半導体基板との間に存在する絶縁膜においてエッチングを終了することができ、この工程の制御が容易になる。

【 0 0 4 3 】

本発明に係る放射線検出器は、本発明のホトダイオードアレイと、半導体基板の入射面側に配置され、放射線の入射により発光するシンチレータと、を備えることを特徴としている。

【 0 0 4 4 】

本発明に係る放射線検出器では、半導体基板の入射面側に半導体基板よりも機械的強度に優れたシンチレータが配置されているので、半導体基板を機械的に補強することが可能となる。これにより、半導体基板の反りや歪の発生を抑制できる。

【 0 0 4 5 】

本発明に係る放射線検出器は、本発明のホトダイオードアレイと、半導体基板の入射面側に配置され、放射線の入射により発光するシンチレータと、ホトダイオードアレイを支持する基板と、を備え、基板は、枠部に設けられた電極パッドを介して、ホトダイオードアレイと電氣的に接続されていることを特徴としている。

【 0 0 4 6 】

本発明に係る放射線検出器では、半導体基板の入射面側にシンチレータが配置されているので、半導体基板は機械的に補強されることとなり、半導体基板の反りや歪の発生を抑制される。さらに、ホトダイオードアレイと基板とは電極パッ

ドにより電氣的に接続されているので、ホトダイオードアレイからの検出信号を基板を介して外部に取り出すことが可能となる。また、電極パッドは、半導体基板において機械的強度に優れた枠部に設けられているので、ホトダイオードアレイを基板に実装する際に半導体基板が機械的ダメージを受け難い。さらに、基板と半導体基板の他方面との間の間隙を空気層とする場合、基板と半導体基板との間の断熱性が良好となり、基板から半導体基板への熱の流入を抑制することができる。

【 0 0 4 7 】

また、基板と半導体基板の反対面との間隙に樹脂が充填されていることが好ましい。このように構成することにより、半導体基板の反対面と基板とが樹脂を介して貼り合わされることとなるので、半導体基板の機械的強度を向上させることができ、半導体基板の反りや歪の発生を抑制できる。

【 0 0 4 8 】

本発明に係る半導体装置は、本発明のホトダイオードアレイと、ホトダイオードアレイを支持する基板と、を備え、基板は、枠部に設けられた電極パッドを介して、ホトダイオードアレイと電氣的に接続されていることを特徴としている。

【 0 0 4 9 】

本発明に係る半導体装置では、ホトダイオードアレイと基板とは電極パッドにより電氣的に接続されているので、ホトダイオードアレイからの検出信号を基板を介して外部に取り出すことが可能となる。また、電極パッドは、半導体基板において機械的強度に優れた枠部に設けられているので、ホトダイオードアレイを基板に実装する際に半導体基板が機械的ダメージを受け難い。さらに、基板と半導体基板の反対面との間の間隙を空気層とする場合、基板と半導体基板との間の断熱性が良好となり、基板から半導体基板への熱の流入を抑制することができる。

【 0 0 5 0 】

また、基板と半導体基板の反対面との間隙に樹脂が充填されていることが好ましい。このように構成することにより、半導体基板の反対面と基板とが樹脂を介して貼り合わされることとなるので、半導体基板の機械的強度を向上させること

ができ、半導体基板の反りや歪の発生を抑制できる。

【0051】

【発明の実施の形態】

以下、本発明の実施形態について説明する。尚、以下の図面において、同一要素には同一符号を用い、重複する説明は省略する。

【0052】

(第1実施形態)

図1は第1実施形態のホトダイオードアレイの平面図であり、図2は、図1のI I - I I 断面の構成を示す概略図である。尚、以下の説明において、n型シリコン基板3において、pn接合が形成される側の面を表面とし、被検出光Lが入射する面を裏面とする。

【0053】

図1は、ホトダイオードアレイ1を、表面（被検出光Lの入射面の反対面）側から見た平面図である。n型シリコン基板3の表面には複数の凹部4がアレイ状に規則的に形成されており、図2によれば、それぞれの凹部4の底部4aにはpn接合部2が形成されている。このように、それぞれの凹部4においてホトダイオードが形成されることとなり、これらのホトダイオードがアレイ状に配列されてホトダイオードアレイ1を形作っている。

【0054】

ホトダイオードアレイ1は100～350 μ m程度の厚さで、不純物濃度が、 $1 \times 10^{12} \sim 1 \times 10^{15} / \text{cm}^3$ 程度のn型シリコン基板3を有している。このn型シリコン基板3は、裏面側にn型不純物を拡散したアキュムレーション層8が形成されている。このアキュムレーション層8におけるn型不純物濃度は $1 \times 10^{15} \sim 1 \times 10^{20} / \text{cm}^3$ の範囲内で、n型シリコン基板3の不純物濃度よりも高く設定される。また、アキュムレーション層8は、n型シリコン基板3の表面側に形成された p^+ 型不純物拡散層5と重ならないような厚さであることが必要であり、例えば、0.1～数 μ m程度の厚さとすることができる。

【0055】

また、n型シリコン基板3の裏面には、入射する被検出光Lの反射を抑制する

ためのAR膜9が成膜されている。このAR膜9としては、 SiO_2 膜や SiN_x 膜を単独で、又は、これらの膜を積層して用いることが可能である。

【0056】

n型シリコン基板3の表面側には複数の凹部4がアレイ状に配列して形成されている。この凹部4は、例えば、表面側において $1\text{mm} \times 1\text{mm}$ 程度の寸法を有し、表面側から裏面側にかけて開口寸法が次第に縮小するように形成されている。このように構成することにより、凹部4は、斜面状の側面4bを有することとなり、この凹部4の側面4bへ第2導電型半導体層5を形成したり、導電性部材を形成することが容易になる。

【0057】

この凹部4の深さは、 $2\mu\text{m}$ 以上であり、隣接する凹部4との間隔は、例えば 1.5mm 程度である。これら複数の凹部4の底部4aには p^+ 型不純物拡散層5が設けられており、 p^+ 型不純物拡散層5とn型シリコン基板3との間の界面部分がpn接合部2となっている。この p^+ 型不純物拡散層5における不純物の濃度は、 $1 \times 10^{15} \sim 1 \times 10^{20} / \text{cm}^3$ 程度である。この p^+ 型不純物拡散層5とn型シリコン基板3との間でホトダイオードが形成されている。ここで、被検出光Lが入射する裏面と、凹部4の底部4aに設けられたpn接合部2との間隔は、 $10 \sim 100\mu\text{m}$ 程度である。

【0058】

アレイ状に形成された凹部4の周囲は、凹部4の底部4aにおけるn型シリコン基板3の厚みよりも大きい厚みを有する枠部6により囲まれており、枠部6には、ホトダイオード同士を分離する n^+ 型の分離層7が設けられている。この分離層7における不純物濃度は、 $1 \times 10^{15} \sim 1 \times 10^{20} / \text{cm}^3$ 程度であり、分離層7の深さは、例えば、 $1 \sim \text{数}\mu\text{m}$ とすることができる。更に分離層7の深さを深くしてアキュムレーション層8と電氣的に接続すれば空乏層が均一に広がる点でPINホトダイオードの機能として優れることになる。

【0059】

また、n型シリコン基板3の表面は、絶縁膜である SiO_2 膜10により覆われている。そして、枠部6には、ホトダイオードからの信号を外部に出力するた

めの電極パッド13が、n型シリコン基板3と電氣的に絶縁して、つまり、 SiO_2 膜10を介して設けられている。この電極パッド13は、アンダーバンプメタル（以下、UMBと称する）13aとバンプ電極13bとからなる。また、導電性部材としてのアルミ配線12は、 p^+ 型不純物拡散層5と電極パッド13との間を電氣的に接続する。アルミ配線12は、n型シリコン基板3の表面に設けられた SiO_2 膜10上に形成されており、 p^+ 型不純物拡散層5と電極パッド13の間の経路においてn型シリコン基板3と電氣的に絶縁している。また、図示しないがn型シリコン基板3の電極も同様に枠部に形成されている。

【0060】

そして、凹部4の底部4aを被覆する SiO_2 膜10には、 p^+ 型不純物拡散層5に至るコンタクトホール11が形成されており、アルミ配線12の一端部は、このコンタクトホール11を介して p^+ 型不純物拡散層5と電氣的に接続されている。そして、アルミ配線12は底部4a及び凹部4の側面4bを覆う SiO_2 膜10上に延出して設けられ、その他端部は電極パッド13と電氣的に接続されている。

【0061】

そして、電極パッド13の設けられる領域を除いてn型シリコン基板3の表面には、 SiO_2 又は SiN_x あるいはポリイミドやアクリレート、エポキシなどからなるパッシベーション膜14が成膜されている。

【0062】

このように第1実施形態のホットダイオードアレイ1は、表面側に形成された凹部4の底部4aに p^+ 型不純物拡散層5を設けているので、被検出光Lが入射するn型シリコン基板3の裏面とホットダイオードのpn接合部2との間の距離を短くすることができる（例えば、 $10 \sim 100 \mu\text{m}$ ）。これにより、被検出光Lの入射により発生するキャリアの移動過程における再結合が抑制され、ホットダイオードアレイ1の検出感度を高く維持することができる。

【0063】

また、 p^+ 型不純物拡散層5の厚さを従来の技術に比べて薄くすることができるので、 p^+ 型不純物拡散層5がp型不純物の熱拡散等により容易に形成可能と

なり、ホトダイオードアレイ 1 を従来よりも容易に製造することができる。

【 0 0 6 4 】

また、半導体基板の表面には、複数の凹部 4 がアレイ状に形成されており、凹部 4 は凹部 4 の底部 4 a における n 型シリコン基板 3 の厚みよりも大きい厚みを有する枠部 6 となっている。この枠部 6 の存在により、ホトダイオードアレイ 1 の機械的強度を実用上十分な強度とすることができる。

【 0 0 6 5 】

また、アキュムレーション層 8 の存在により、裏面側から被検出光 L（特に短波長の光）が n 型シリコン基板 3 に入射した際に、裏面近傍で発生するキャリアが表面や AR コートとの界面でトラップされることを抑制でき、効果的にキャリアが p n 接合部 2 方向へと送り出されるので、ホトダイオードアレイ 1 の検出感度を高く維持することができる。尚、アキュムレーション層 8 を設けなくとも、ホトダイオードアレイ 1 は実用上許容できる程度の検出感度を有する。

【 0 0 6 6 】

さらに、枠部 6 に分離層 7 を形成することにより、各凹部 4 に形成されたホトダイオード同士が電氣的に分離され、ホトダイオード同士のクロストークが低減される。尚、分離層 7 を設けなくとも、ホトダイオードアレイ 1 は実用上許容できる程度の検出感度を有する。

【 0 0 6 7 】

尚、第 1 実施形態の第 1 変形例として、図 3 に示すように、分離層 7 を枠部 6 の頂上面 6 b の全面に渡って設けてもよい。このようにすることにより、実装時に電極パッド 1 3 を介して機械的なストレスを受けやすい枠部 6 やエッチング加工の際にストレスを受けやすくなる凹部 4 と枠部 6 との境界部分（以下エッジ部と称する）でこれらストレスにより不要なキャリアが発生しやすいが、その不要なキャリアをトラップし、暗電流発生を抑制できる。

【 0 0 6 8 】

また、第 1 実施形態の第 2 変形例として、図 4 に示すように、分離層 7 を枠部 6 の頂上面 6 b の全面に渡って設け、さらに、凹部 4 の斜面状の側面 4 b を利用して、 p^+ 型不純物拡散層 5 を、分離層 7 と重複しない程度に凹部 4 の側面 4 b

にまで設けてもよい。このようにすることにより、実装時に電極パッド13を介して機械的なストレスを受けやすい枠部6やエッチング加工の際にストレスを受けやすくなる枠部6のエッジ部でこれらストレスにより不要なキャリアが発生しやすいが、その不要なキャリアをトラップし、暗電流発生を抑制できる。さらに、 p^+ 型不純物拡散層5の面積を広げることができるので、被検出光Lの入射により発生するキャリアを受ける面積が大きくなり、ホトダイオードの検出感度を高めることができる。

【0069】

続いて、図2、図5～図9を参照して第1実施形態のホトダイオードアレイ1の製造方法について説明する。

【0070】

まず、不純物濃度が、 $1 \times 10^{12} \sim 1 \times 10^{15} / \text{cm}^3$ 程度で、厚さが $10 \sim 200 \mu\text{m}$ 程度の第1のn型シリコン基板3aを準備する。そして、被検出光Lが入射する面の反対面に、ボロン等のp型不純物を拡散させることにより、 p^+ 型不純物拡散層5をアレイ状に形成する。これにより、被検出光Lが入射する面の反対面側には、複数のアレイ状に配列したpn接合部2、すなわちホトダイオードとなる領域が形成される。

【0071】

このように、本実施形態の製造方法によれば、また、 p^+ 型不純物拡散層5の厚さを従来の技術に比べて薄くすることができるので、 p^+ 型不純物拡散層5をp型不純物の熱拡散等により形成することが可能となり、ホトダイオードアレイ1を従来よりも容易に製造することができる。

【0072】

続いて、第1のn型シリコン基板3aと同じ不純物濃度を有し、厚さが $2 \sim 500 \mu\text{m}$ 程度の第2のn型シリコン基板3bを準備し、第1のn型シリコン基板3aの p^+ 型不純物拡散層5が形成された面に第2のn型シリコン基板3bを接合する（図5参照）。これにより、第1のn型シリコン基板3aと第2のn型シリコン基板3bとからなるn型シリコン基板3が得られる（図6参照）。尚、n型シリコン基板3bは接合後に研削や研磨により所定の厚みにすることも可能で

ある。

【 0 0 7 3 】

続いて、第2のn型シリコン基板3bにおいて、 p^+ 型不純物拡散層5に対応する領域をエッチングすることにより、 p^+ 型不純物拡散層5を露出させ、凹部4を形成する工程を行う。すなわち、第2のn型シリコン基板3bの表面（被検出光Lが入射する面の反対面）に、プラズマCVDやLP-CVD等によりエッチングマスク（ SiN_x 膜）を形成し、 p^+ 型不純物拡散層5の存在する領域に対応する SiN_x 膜をエッチングにより除去する。そして、水酸化カリウムやTMAH等を用いたアルカリエッチングにより第2のn型シリコン基板3bに異方性エッチングを施し、 p^+ 型不純物拡散層5を露出させ、エッチングマスク（ SiN_x 膜）を除去する（図7参照）。これにより、n型シリコン基板3には、表面側から裏面側にかけて開口寸法が次第に縮小する凹部4がアレイ状に形成される。各凹部4の底部4aには p^+ 型不純物拡散層5が露出し、各凹部4の間は枠部6により画成される。

【 0 0 7 4 】

続いて、リン等のn型不純物をイオン注入等で枠部6の頂上面6bの所定個所に導入することにより、各ホットダイオード間を電氣的に分離する分離層7を形成する。続いて、薄い熱酸化膜を形成した後に被検出光Lが入射する面（裏面）の全面に、砒素等のn型不純物を0.1～数 μm 程度の深さまで拡散させることにより、アキュムレーション層8を形成する。その後、熱酸化やCVDにより表面の保護膜となる SiO_2 膜10を成膜する。また、同時にn型シリコン基板3の裏面に、 SiO_2 膜からなるAR膜9を形成する。（図8参照）。

【 0 0 7 5 】

続いて、凹部4の底部4aに存在する SiO_2 膜10の一部を除去することで、コンタクトホール11を形成する。続いて、表面側に設けられた SiO_2 膜10上にアルミ配線12を形成する工程を行う。アルミ配線12は、一端部がコンタクトホール11を介して p^+ 型不純物拡散層5と接し、凹部4の底部4a及び凹部4の側面4bを経て、その他端部は、枠部6の頂上面6bに至るようにパターンニングされる（図9参照）。ここで、導電性部材はアルミ配線12に限定され

ず、導電性材料からなる配線であればよく、例えば銅配線、金配線等を用いることができる。

【 0 0 7 6 】

続いて、n型シリコン基板3の表面にパッシベーション膜14を形成する工程を行う。ここで、パッシベーション膜14としては、プラズマCVDで形成された SiN_x 膜や SiO_2 膜、あるいは、ポリイミドやアクリル、エポキシ、ウレタンやこれらを含む複合材料を用いることができる。

【 0 0 7 7 】

続いて、枠部6の電極パッド13が形成される領域のパッシベーション膜14を除去し、電極パッド13をアルミ配線12と接続する。すなわち、枠部6の頂上面6bに形成されたアルミ配線12上にUMB13aを形成し、このUMB13a上にバンプ電極13bを形成する(図2参照)。このような工程を経て、第1実施形態のホットダイオードアレイ1が得られる。

【 0 0 7 8 】

なお、UMB13aは、アルミ配線12とバンプ電極13bとの接合性を改善するために設けられているものである。つまり、バンプ電極13bとしてはんだを用いる場合、アルミ配線12に対するはんだの接合性が悪いために、UMB13aを介してアルミ配線12とバンプ電極13bとを接合する。UMB13aは無電解メッキ法でNi-Auを形成するが、リフトオフ法でTi-Pt-AuやCr-Auを形成することでも得られる。

【 0 0 7 9 】

また、バンプ電極13bは、はんだボール搭載法や印刷法によりUMB13a部分にはんだを形成しリフロすることにより得られる。バンプ電極13bとしては、はんだに限らず、金バンプ、ニッケルバンプ、銅バンプ、導電性樹脂バンプ等の金属を含む導電性バンプでも良い。

【 0 0 8 0 】

上述したホットダイオードアレイ1の製造方法の第1の変形例として、第1のn型シリコン基板3aと第2のn型シリコン基板3bの結晶方位が交差するように両半導体基板3a, 3bを貼り合わせても良い。例えば、結晶面(111)の第

1のn型シリコン基板3aを準備し、結晶面(100)又は(110)の第2のn型シリコン基板3bを第1のn型シリコン基板3aに貼り合わせたとする。このようにすることにより、第2のn型シリコン基板3bをアルカリエッチングする際に、(111)面は、(100)面や(110)面に比べて、エッチング速度が非常に遅いために、第1のn型シリコン基板3aに形成された p^+ 型不純物拡散層5が露出した段階でエッチングを容易に停止することができる。

【0081】

第1の変形例によれば、表面から所定の深さの位置において、表面側と裏面側とでn型シリコン基板3の結晶方位が交差しており、凹部4は、表面側からn型シリコン基板3をエッチングし、その後、同様の工程を行うことによりホットダイオードアレイ1を得ることができる。

【0082】

上述したホットダイオードアレイ1の製造方法の第2の変形例として、第1のn型シリコン基板3aと第2のn型シリコン基板3bとの間に SiO_2 等の絶縁層(エッチングストップ層)を設けても良い。例えば、第1のn型シリコン基板3aに、接合面に SiO_2 膜が形成された第2のn型シリコン基板3bを接合したとする。このようにすることにより、第2のn型シリコン基板3bをアルカリエッチングする際に、 SiO_2 膜はアルカリエッチングされないために、エッチングを SiO_2 膜で容易に停止することができる。

【0083】

第2の変形例によれば、表面から所定の深さの位置において、 SiO_2 膜(エッチングストップ層)を有しており、凹部4は、表面側からn型シリコン基板3をエッチングすることにより形成、底部4aの SiO_2 膜を除去した後、同様の工程を行うことによりホットダイオードアレイ1を得ることができる。

【0084】

(第2実施形態)

図10は、第2実施形態のホットダイオードアレイ20の断面構成を示す概略図である。第2実施形態のホットダイオードアレイ20と第1実施形態のホットダイオードアレイ1との相違点を説明する。第2実施形態のホットダイオードアレイ20

は凹部 4 の斜面状の側面 4 b を利用して、 p^+ 型不純物拡散層 5 が、凹部 4 の底部 4 a から凹部 4 の側面 4 b を経て枠部 6 のエッジ部 6 a にまで延出して設けられている点が第 1 実施形態と異なっている。つまり、ホットダイオードアレイ 2 0 では、 p^+ 型不純物拡散層 5 は枠部 6 の頂上面 6 b の一部にまで形成されている。

【 0 0 8 5 】

ホットダイオードアレイ 2 0 においては、表面は SiO_2 膜 1 0 により覆われている。枠部 6 のエッジ部 6 a にまで延出した部分の p^+ 型不純物拡散層 5 を覆う SiO_2 膜 1 0 には、この p^+ 型不純物拡散層 5 に至るコンタクトホール 1 1 が設けられている。そして、ホットダイオードからの信号を外部に出力するための導電性部材としてのアルミ配線 1 2 が、枠部 6 に設けられて、コンタクトホール 1 1 を介して p^+ 型不純物拡散層 5 と電氣的に接続されている。このアルミ配線 1 2 は、枠部 6 に設けられた電極パッド 1 3 と p^+ 型不純物拡散層 5 との間に介在されている。

【 0 0 8 6 】

このように第 2 実施形態のホットダイオードアレイ 2 0 は、表面側に形成された凹部 4 の底部 4 a を含む領域に p^+ 型不純物拡散層 5 を設けているので、被検出光 L が入射する n 型シリコン基板 3 の裏面とホットダイオードの p n 接合部 2 との間の距離を短くすることができる。これにより、被検出光 L の入射により発生するキャリアの移動過程における再結合が抑制され、ホットダイオードアレイ 2 0 の検出感度を高く維持することができる。

【 0 0 8 7 】

また、 p^+ 型不純物拡散層 5 の厚さを従来の技術に比べて薄くすることができるので、 p^+ 型不純物拡散層 5 を p 型不純物の熱拡散等により形成することが可能となり、ホットダイオードアレイ 2 0 を従来よりも容易に製造することができる。

【 0 0 8 8 】

また、n 型シリコン基板 3 の表面には、複数の凹部 4 がアレイ状に形成されており、凹部 4 は凹部 4 の底部 4 a における n 型シリコン基板 3 の厚みよりも大き

い厚みを有する枠部 6 となっている。この枠部 6 の存在により、ホトダイオードアレイ 2 0 の機械的強度を実用上十分な強度とすることができる。

【 0 0 8 9 】

また、アキュムレーション層 8 の存在により、裏面側から被検出光 L (特に短波長の光) が n 型シリコン基板 3 に入射した際に、裏面近傍で発生するキャリアが表面や AR コートとの界面でトラップされるのを抑制でき、効果的にキャリアが p n 接合部 2 方向へと送り出されるので、ホトダイオードアレイ 2 0 の検出感度を高く維持することができる。尚、アキュムレーション層 8 を設けなくとも、ホトダイオードアレイ 1 は実用上許容できる程度の検出感度を有する。

【 0 0 9 0 】

また、枠部 6 に分離層 7 を形成することにより、各凹部 4 に形成されたホトダイオード同士が電氣的に分離され、ホトダイオード同士のクロストークが低減される。尚、分離層 7 を設けなくとも、ホトダイオードアレイ 1 は実用上許容できる程度の検出感度を有する。

【 0 0 9 1 】

また、 p^+ 型不純物拡散層 5 が枠部 6 のエッジ部 6 a にまで延出して、頂上面 6 b 上に形成されているので、コンタクトホール 1 1 を枠部 6 の頂上面 6 b に設けることができる。その結果、 p^+ 型不純物拡散層 5 と電極パッド 1 3 とを電氣的に接続するアルミ配線 1 2 を凹部 4 の底部 4 a や側壁 4 b に形成する必要がなくなり、枠部 6 上にのみ形成すれば良いので、アルミ配線 1 2 の形成プロセスが容易になる。

【 0 0 9 2 】

さらに、ホトダイオードアレイ 2 0 においては、機械的強度が低い枠部 6 のエッジ部 6 a に p^+ 型不純物拡散層 5 が延出して形成されている。これにより、実装時に電極パッド 1 3 を介して機械的なストレスを受けやすい枠部 6 やエッチング加工の際にストレスを受けやすくなる枠部 6 のエッジ部でこれらストレスにより不要なキャリアが発生しやすいが、その不要なキャリアをトラップし、暗電流発生を抑制できる。

【 0 0 9 3 】

また、第 2 実施形態の変形例として、第 1 実施形態のように、結晶方位が交差する 2 枚の半導体基板を接合する、あるいは、エッチングストップ層を介して 2 枚の半導体基板を接合する、あるいは、絶縁膜を介して 2 枚の半導体基板を接合することにより、エッチング深さの制御を容易にすることができる。但し、第 1 実施形態では、あらかじめ PN 接合部 2 を形成した半導体基板を接合するのに対し、この変形例では両半導体基板を接合した後にエッチングにより凹部 4 を形成し、その後、 p^+ 型不純物拡散層 5 を形成する工程となる点で第 1 実施形態とは異なる。

【 0 0 9 4 】

続いて、図 1 0、図 1 1～図 1 8 を参照して第 2 実施形態のホトダイオードアレイ 2 0 の製造方法について説明する。

【 0 0 9 5 】

まず、不純物濃度が、 $1 \times 10^{12} \sim 1 \times 10^{15} / \text{cm}^3$ 程度で、厚さが 3 0 0 ～ 6 0 0 μm 程度の n 型シリコン基板 3 を準備する（図 1 1 参照）。そして、n 型シリコン基板 3 の表面と裏面とに熱酸化等により SiO_2 膜 2 1 a, 2 1 b を形成する（図 1 2 参照）。続いて、n 型シリコン基板 3 の表面側にホトダイオード同士を分離する分離層 7 を、裏面側に n 型シリコン基板 3 の結晶欠陥を取り込むためのゲッタリング層 2 2 をそれぞれ形成する。

【 0 0 9 6 】

すなわち、n 型シリコン基板 3 の表面側においては、分離層 7 に対応する部分の SiO_2 膜 2 1 a にホトエッチングプロセスにより開口を形成する。同様に、n 型シリコン基板 3 の裏面側においては、 SiO_2 膜 2 1 b を除去する。そして、n 型シリコン基板 3 にリンを熱拡散させた後に熱酸化することで、不純物濃度が $1 \times 10^{15} \sim 1 \times 10^{20} / \text{cm}^3$ 程度の分離層 7 とゲッタリング層 2 2 とを形成する。（図 1 3 参照）。尚、ゲッタリング層 2 2 を形成する代わりに、あらかじめ n 型不純物濃度が $1 \times 10^{15} \sim 1 \times 10^{20} / \text{cm}^3$ 程度に拡散されている拡散ウエハを用いても良い。

【 0 0 9 7 】

続いて、n 型シリコン基板 3 の表面側に、ボロン等の p 型不純物を拡散させた

p^+ 型不純物拡散層 2 4 を形成する。この p^+ 型不純物拡散層 2 4 は分離層 7 と所定の間隔を空けて隣接して形成される。この p^+ 型不純物拡散層 2 4 は、後に行われる凹部 4 を形成する工程（図 1 6 参照）でエッチングされ、凹部 4 の側面 4 b から枠部 6 のエッジ部 6 a を含む領域にかけて存在する p^+ 型不純物拡散層 5 となる。

【 0 0 9 8 】

具体的に製造プロセスを記すと、 n 型シリコン基板 3 の表面側において、 SiO_2 膜 2 3 a にホットエッチングプロセスにより開口を形成し、この開口を介してボロン等の p 型不純物を拡散させた後に熱酸化することにより不純物濃度が $1 \times 10^{15} \sim 1 \times 10^{20} / cm^3$ 程度の p^+ 型不純物拡散層 2 4 を形成する（図 1 4 参照）。

【 0 0 9 9 】

続いて、 n 型シリコン基板 3 より裏面を研磨することでゲッタリング層 2 2 を除去する。さらに、 n 型シリコン基板 3 の表面及び裏面に $LP-CVD$ 法により SiN_x 膜 2 6 a, 2 6 b を成膜する。そして、後の工程で凹部 4 となる予定領域の SiN_x 膜 2 6 a と SiO_2 膜 2 5 a とをエッチングプロセスにより除去する（図 1 5 参照）。

【 0 1 0 0 】

続いて、前の工程において、 SiN_x 膜 2 6 a と SiO_2 膜 2 5 a とが除去された領域を水酸化カリウム水溶液等を用いたアルカリエッチング法により異方性エッチングを行うことで、凹部 4 及び枠部 6 を形成する。ここで、異方性エッチングは、少なくとも $2 \mu m$ 以上実施する。これにより、 n 型シリコン基板 3 の表面に、表面側から裏面側にかけて開口寸法が次第に縮小する凹部 4 が形成される。

【 0 1 0 1 】

そして、異方性エッチングにより露出した凹部 4 の底部 4 a 及び側面 4 b にボロン等の p 型不純物を拡散させた後に熱酸化を行う。これにより、枠部 6 のエッジ部 6 a から凹部 4 の側面 4 b を経て凹部 4 の底部 4 a にかけて、 p^+ 型不純物拡散層 5 が形成されることとなる。つまり、この工程によりホットダイオードとなる領域が形成される（図 1 6 参照）。このように、 p^+ 型不純物拡散層 5 は、底

部 4 a から凹部 4 と枠部 6 のとのエッジ部 6 a にまで延出して設けられるので、実装時に機械的なストレスを受けやすい枠部 6 やエッチング加工の際にストレスを受けやすくなる枠部 6 のエッジ部でこれらストレスにより不要なキャリアが発生しやすいが、その不要なキャリアをトラップし、暗電流発生を抑制できる。

【 0 1 0 2 】

また、 p^+ 型不純物拡散層 5 の厚さを従来の技術に比べて薄くすることができるので、 p^+ 型不純物拡散層 5 を p 型不純物の熱拡散等により形成することが可能となり、ホットダイオードアレイ 2 0 を従来よりも容易に製造することができる。

【 0 1 0 3 】

続いて、エッチングマスクとして用いられていた SiN_x 膜 2 6 a, 2 6 b を除去し、 n 型シリコン基板 3 の裏面側にバッファ酸化膜を形成した後に砒素をイオン注入し熱酸化を行い、アキュムレーション層 8 を形成する。ここで、アキュムレーション層 8 は、 n 型シリコン基板 3 の表面側に設けられた p^+ 型不純物拡散層 5 と重複しない厚さとする。さらに、熱酸化により n 型シリコン基板 3 の裏面側に形成された SiO_2 膜を一度除去した後に、再び裏面を熱酸化することにより AR 膜 9 を形成する（図 1 7 参照）。

【 0 1 0 4 】

続いて、枠部 6 の頂上面 6 b に存在する SiO_2 膜 2 7 a に、 p^+ 型不純物拡散層 5 に至るコンタクトホール 1 1 を形成し、枠部 6 上にアルミ配線 1 2 をパターニングする（図 1 8 参照）。このように、本実施形態の製造方法によれば、 p^+ 型不純物拡散層 5 が枠部の頂上面 6 b にまで延出して設けられるので、コンタクトホール 1 1 を枠部 6 に形成することができる。よって、コンタクトホール 1 1 やアルミ配線 1 2 を枠部 6 のみにパターニングすることができるので、凹部 4 の底部 4 a や側面 4 b へのホットエッチングプロセスが不要となり、プロセスが非常に容易になる。また、薄く機械的強度が低い凹部 4 へのパターニングが不要となりストレスが減少する。

【 0 1 0 5 】

続いて、 n 型シリコン基板 3 表面側に UMB 1 3 a が形成される領域を除いて

パッシベーション膜 1 4 を成膜する。そして、枠部 6 に設けられたアルミ配線 1 2 上に UMB 1 3 a を形成し、UMB 1 3 a 上にバンプ電極 1 3 b を形成することで第 2 実施形態のホットダイオードアレイ 2 0 を得る（図 1 0 参照）。

【 0 1 0 6 】

上述したホットダイオードアレイ 2 0 の製造方法の変形例として、シリコン基板として、第 1 実施形態で示したようなシリコンの接合（貼り合わせ）基板を用いることができる。基本的には第 1 実施形態と同様にエッチングの深さの制御を容易にすることが可能となるが、第 1 実施形態では、あらかじめ PN 接合部 2 を形成した半導体基板を接合するのに対し、この変形例では両基板を接合した後にエッチングにより凹部 4 を形成し、その後、 p^+ 型不純物拡散層 5 を形成する工程を行う点で第 1 実施形態とは異なる。このシリコンの接合基板には、例えば SOI (Silicon on insulator) ウエハや SOS (Silicon on silicon) ウエハや結晶方位が交差したシリコンウエハの貼り合せ、シリコンエピウエハとシリコンウエハの貼り合せなどを用いることができる。

【 0 1 0 7 】

（第 3 実施形態）

図 1 9 は、第 3 実施形態の半導体装置 3 0 の断面の構成を示す概略図である。半導体装置 3 0 は、第 2 実施形態のホットダイオードアレイ 2 0 を実装配線基板 K に電氣的に接続したものである。すなわち、半導体装置 3 0 においては、実装配線基板 K は、 n 型シリコン基板 3 の表面に存在する枠部 6 に設けられたバンプ電極 1 3 b を介して、ホットダイオードアレイ 2 0 と接続されている。

【 0 1 0 8 】

また、第 3 実施形態の半導体装置 3 0 においては、 n 型シリコン基板 3 の表面と実装配線基板 K との間の間隙 S は、空気層となっている。

【 0 1 0 9 】

バンプ電極 1 3 b と実装配線基板 K の配線基板側電極パッド 3 1 との接続は、フリップチップボンディングであり、この際に用いられるバンプ電極 1 3 b としては、はんだバンプ、金バンプ、ニッケルバンプ、銅バンプ、導電性樹脂バンプなどの金属を含む導電性バンプを採用することができる。

【0 1 1 0】

本実施形態の半導体装置 3 0 では、n 型シリコン基板 3 において機械的強度に優れた枠部 6（肉厚の部分）に設けられたバンプ電極 1 3 b により実装配線基板 K との接続が行われるので、実装工程において、n 型シリコン基板 3 が機械的ダメージを受け難い。これにより、機械的ダメージに由来する不要なキャリアの発生が抑えられ、暗電流の発生が抑制される。

【0 1 1 1】

また、間隙 S を空気層としているので、実装配線基板 K と n 型シリコン基板 3 との断熱性を高めることができる。半導体装置 3 0 においては、実装配線基板 K の n 型シリコン基板 3 と接続していない側の面に信号処理回路 5 1 等を設けることがあり（図 2 4 参照）、信号処理回路 5 1 から発する熱は実装配線基板 K を介して n 型シリコン基板 3 の p^+ 型不純物拡散層 5（ホットダイオード）に達し、ホットダイオードの S/N 比を悪化させる恐れがある。本実施形態のように、間隙 S を空気層とすれば、実装配線基板 K から p^+ 型不純物拡散層 5（ホットダイオード）への熱の流入を最小限に抑えることができるので、ホットダイオードの S/N 比が向上し、暗電流の発生を抑制することが可能となる。

【0 1 1 2】

第 3 実施形態の半導体装置 3 0 の第 1 変形例として、図 2 0 に示したように実装配線基板 K と n 型シリコン基板 3 との間隙 S に、エポキシ、シリコーン、ウレタン、アクリル、それらを含む複合素材等からなるアンダーフィル樹脂 3 2 を充填しても良い。このようにすることにより、n 型シリコン基板 3 はより機械的強度に優れた実装配線基板 K に貼り合わされることとなるので、n 型シリコン基板 3 が機械的に補強され、n 型シリコン基板 3 の反りや歪の発生を抑制することができる。尚、フリップチップボンディング後に樹脂を充填する代わりに、異方性導電性フィルム（ACF）、異方性導電性ペースト方式（ACP）、非導電性ペースト（NCP）方式による実装形態であってもよい。

【0 1 1 3】

また、第 3 実施形態の半導体装置 3 0 の第 2 変形例として図 2 1 に示したように、n 型シリコン基板 3 と実装配線基板 K との接続部（バンプ電極 1 3 b と配線

基板側電極パッド 3 1 との接続部) のみをアンダーフィル樹脂 3 2 で覆い、間隙 S を空気層としても良い。このようにすることにより、n 型シリコン基板 3 と実装配線基板 K との接続部がアンダーフィル樹脂 3 2 で補強されることとなるので、この接続部の強度を向上させることができる。また、間隙 S は空気層となっているので、実装配線基板 K から p^+ 型不純物拡散層 5 (ホットダイオード) への熱の流入を最小限に抑えることができる。アンダーフィル樹脂 3 1 は異方性導電性フィルム (ACF)、異方性導電性ペースト方式 (ACP)、非導電性ペースト (NCP) 方式による実装などで実現できる。

【0 1 1 4】

(第 4 実施形態)

図 2 2 は、第 4 実施形態の放射線検出器 4 0 の断面の構成を示す概略図である。放射線検出器 4 0 は、第 2 実施形態のホットダイオードアレイ 2 0 の裏面側に、放射線の入射により発光するシンチレータ 4 1 を接合させたものである。

【0 1 1 5】

例えば、シンチレータ 4 1 を n 型シリコン基板 3 の裏面にシンチレータ 4 1 と略等しい屈折率を有するカップリング樹脂 4 2 によりシンチレータ 4 1 を接合することにより、第 4 実施形態の放射線検出器 4 0 が得られる。

【0 1 1 6】

シンチレータ 4 1 は、一般的に n 型シリコン基板 3 よりも厚いために機械的強度に優れており、n 型シリコン基板 3 をシンチレータ 4 1 と接合することにより、n 型シリコン基板 3 を機械的に補強し、n 型シリコン基板の反りや歪を抑制することができる。また、シンチレータ 4 1 を貼り合わせる場合、n 型シリコン基板 3 の裏面は平面であるので、カップリング樹脂 4 2 を容易に塗布することが可能であり、シンチレータ 4 1 を貼り合わせる際に、貼り合わせ面に気泡等が混入する可能性を小さくすることができる。尚、シンチレータ 4 1 を n 型シリコン基板 3 の裏面に成長させることによって本実施形態の放射線検出器が得られる。

【0 1 1 7】

(第 5 実施形態)

図 2 3 は、第 5 実施形態の放射線検出器 5 0 の断面構成を示す概略図である。

放射線検出器 5 0 は、第 2 実施形態のホトダイオードアレイ 2 0 の裏面側に放射線の入射により発光するシンチレータ 4 1 を接合させ、さらに、ホトダイオードアレイを支持する実装配線基板 K を備え、実装配線基板 K は、n 型シリコン基板 3 の表面に存在する枠部 6 に設けられたバンプ電極 1 3 b を介して、ホトダイオードアレイ 2 0 と接続されている。

【0 1 1 8】

本実施形態の放射線検出器 5 0 は、X 線等の被検出光 L が入射すると、シンチレータ 4 1 が発光する。発光した光は、裏面側から n 型シリコン基板 3 に入射し、n 型シリコン基板 3 中でキャリアを発生させる。発生したキャリアは、 p^+ 型不純物拡散層 5 と n 型シリコン基板 3 との間で形成されるホトダイオードにより検出される。検出された信号は、枠部 6 に設けられたバンプ電極 1 3 b を介して実装配線基板 K に出力される。

【0 1 1 9】

放射線検出器 5 0 は、n 型シリコン基板 3 の裏面にシンチレータ 4 1 が接合されているので、機械的強度に優れている。さらに、実装配線基板 K と n 型シリコン基板 3 との間隙 S には、空気層が設けられているので、実装配線基板 K から p^+ 型不純物拡散層 5 (ホトダイオード) への熱の流入を最小限に抑えることができる。

尚、第 3 実施形態で示したように、間隙 S にアンダーフィル樹脂 3 2 を充填したり (図 2 0 参照)、バンプ電極 1 3 b と実装配線基板 K との接合部をアンダーフィル樹脂で覆っても良い (図 2 1 参照)。このようにすることにより、ホトダイオードアレイ 2 0 の機械的強度を向上させることができる。

【0 1 2 0】

(第 6 実施形態)

図 2 4 は第 6 実施形態の放射線検出器 6 0 の断面構成を示す概略図である。放射線検出器 6 0 は、信号処理回路 5 1 と信号取り出し部 5 2 とが備えられている点が第 5 実施形態の放射線検出器 5 0 と異なっている。

【0 1 2 1】

信号処理回路 5 1 は、実装配線基板 K の n 型シリコン基板 3 と接続していない

側の面に設けられており、実装配線基板Kとフリップチップ接続又はワイヤ接続されている。また、信号取り出し部52は、ピンタイプ、リードフレーム、フレキシブル配線基板等であってもよい。

【0122】

放射線検出器60は、n型シリコン基板3の裏面にシンチレータ41が貼り付けられているので、機械的強度に優れている。さらに、実装配線基板Kとn型シリコン基板3との間隙Sには、空気層が設けられているので、信号処理回路51で発生する熱の実装配線基板Kを介しての p^+ 型不純物拡散層5（ホットダイオード）への流入を最小限に抑えることができる。

【0123】

【発明の効果】

本発明によれば、高い検出感度を維持しつつ、容易に製造することが可能なホットダイオードアレイ、その製造方法、半導体装置及び放射線検出器が得られる。

【図面の簡単な説明】

【図1】

第1実施形態のホットダイオードアレイの平面図である。

【図2】

図1のII-II断面の構成を示す概略図である。

【図3】

第1実施形態の第1変形例の断面の構成を示す概略図である。

【図4】

第1実施形態の第2変形例の断面の構成を示す概略図である。

【図5】

第1実施形態のホットダイオードアレイの製造方法を示す工程図である。

【図6】

第1実施形態のホットダイオードアレイの製造方法を示す工程図である。

【図7】

第1実施形態のホットダイオードアレイの製造方法を示す工程図である。

【図8】

第 1 実施形態のホトダイオードアレイの製造方法を示す工程図である。

【図 9】

第 1 実施形態のホトダイオードアレイの製造方法を示す工程図である。

【図 1 0】

第 2 実施形態のホトダイオードアレイの断面構成を示す概略図である。

【図 1 1】

第 2 実施形態のホトダイオードアレイの製造方法を示す工程図である。

【図 1 2】

第 2 実施形態のホトダイオードアレイの製造方法を示す工程図である。

【図 1 3】

第 2 実施形態のホトダイオードアレイの製造方法を示す工程図である。

【図 1 4】

第 2 実施形態のホトダイオードアレイの製造方法を示す工程図である。

【図 1 5】

第 2 実施形態のホトダイオードアレイの製造方法を示す工程図である。

【図 1 6】

第 2 実施形態のホトダイオードアレイの製造方法を示す工程図である。

【図 1 7】

第 2 実施形態のホトダイオードアレイの製造方法を示す工程図である。

【図 1 8】

第 2 実施形態のホトダイオードアレイの製造方法を示す工程図である。

【図 1 9】

第 3 実施形態の半導体装置の断面の構成を示す概略図である。

【図 2 0】

第 3 実施形態の半導体装置の第 1 変形例の断面の構成を示す概略図である。

【図 2 1】

第 3 実施形態の半導体装置の第 2 変形例の断面の構成を示す概略図である。

【図 2 2】

第 4 実施形態の放射線検出器の断面の構成を示す概略図である。

【図 2 3】

第 5 実施形態の放射線検出器の断面構成を示す概略図である。

【図 2 4】

第 6 実施形態の放射線検出器の断面構成を示す概略図である。

【図 2 5】

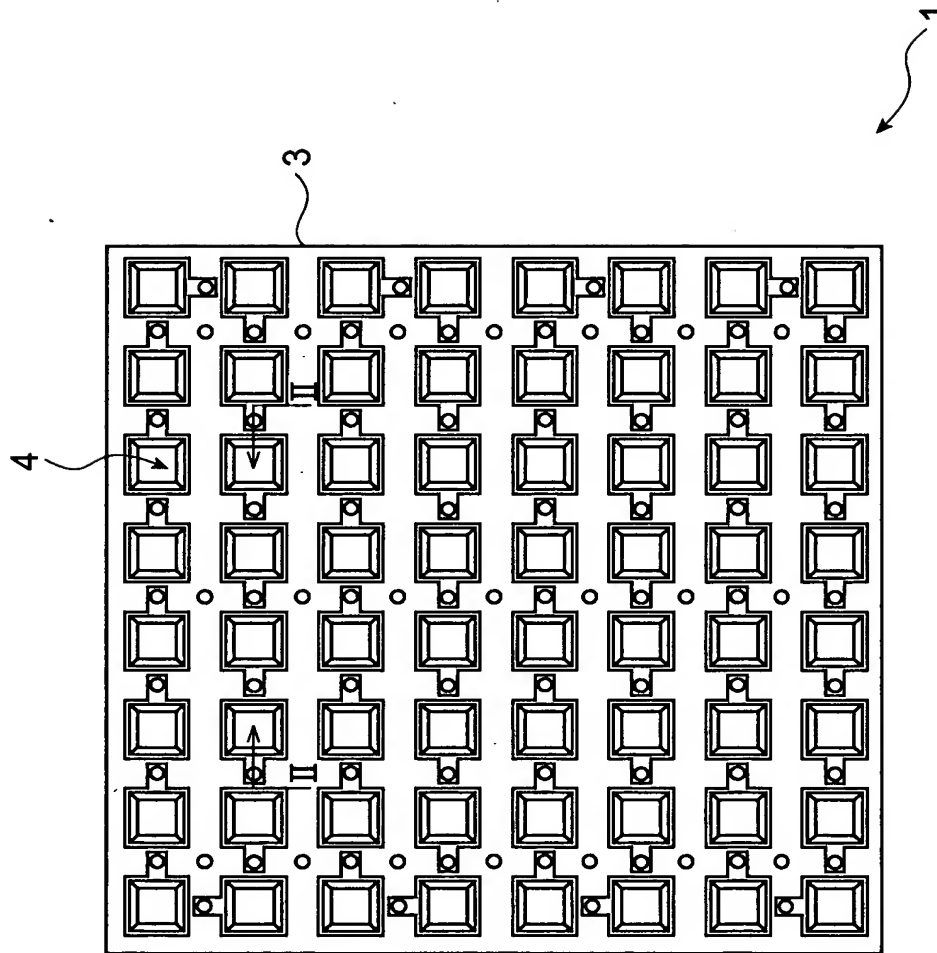
従来のホトダイオードアレイの断面構成を示す概略図である。

【符号の説明】

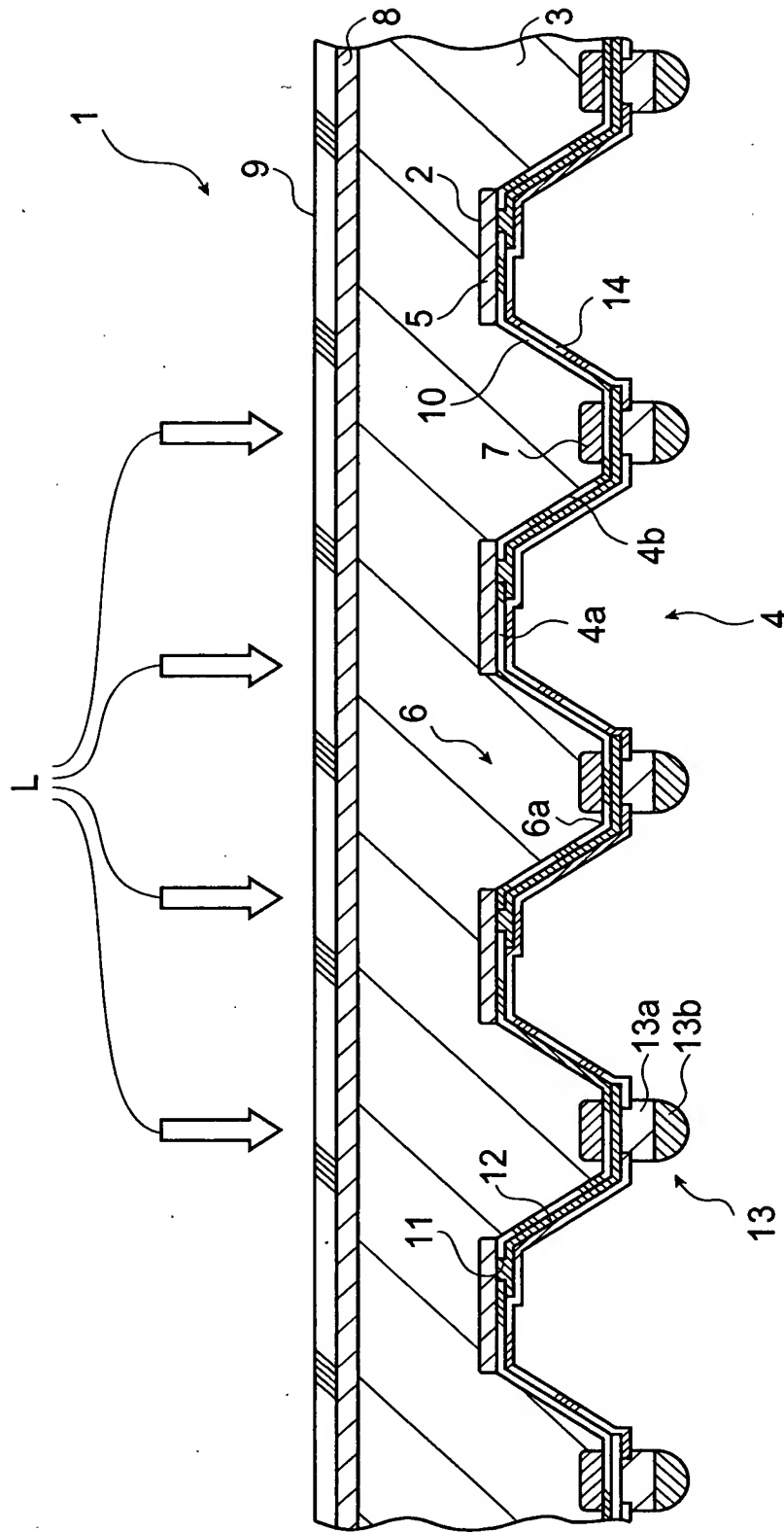
1、20、・・・ホトダイオードアレイ、2・・・pn接合部、3・・・n型シリコン基板、3a・・・第1のn型シリコン基板、3b・・・第2のn型シリコン基板、4・・・凹部、4a・・・底部、4b・・・側面、5・・・p⁺型不純物拡散層、6・・・枠部、6a・・・エッジ部、7・・・分離層、8・・・アキュムレーション層、9・・・AR膜、10・・・SiO₂膜、11・・・コンタクトホール、12・・・アルミ配線、13・・・電極パッド、13a・・・UMB、13b・・・バンプ電極、14・・・パッシベーション膜、30・・・半導体装置、40、50・・・放射線検出器。

【書類名】 図面

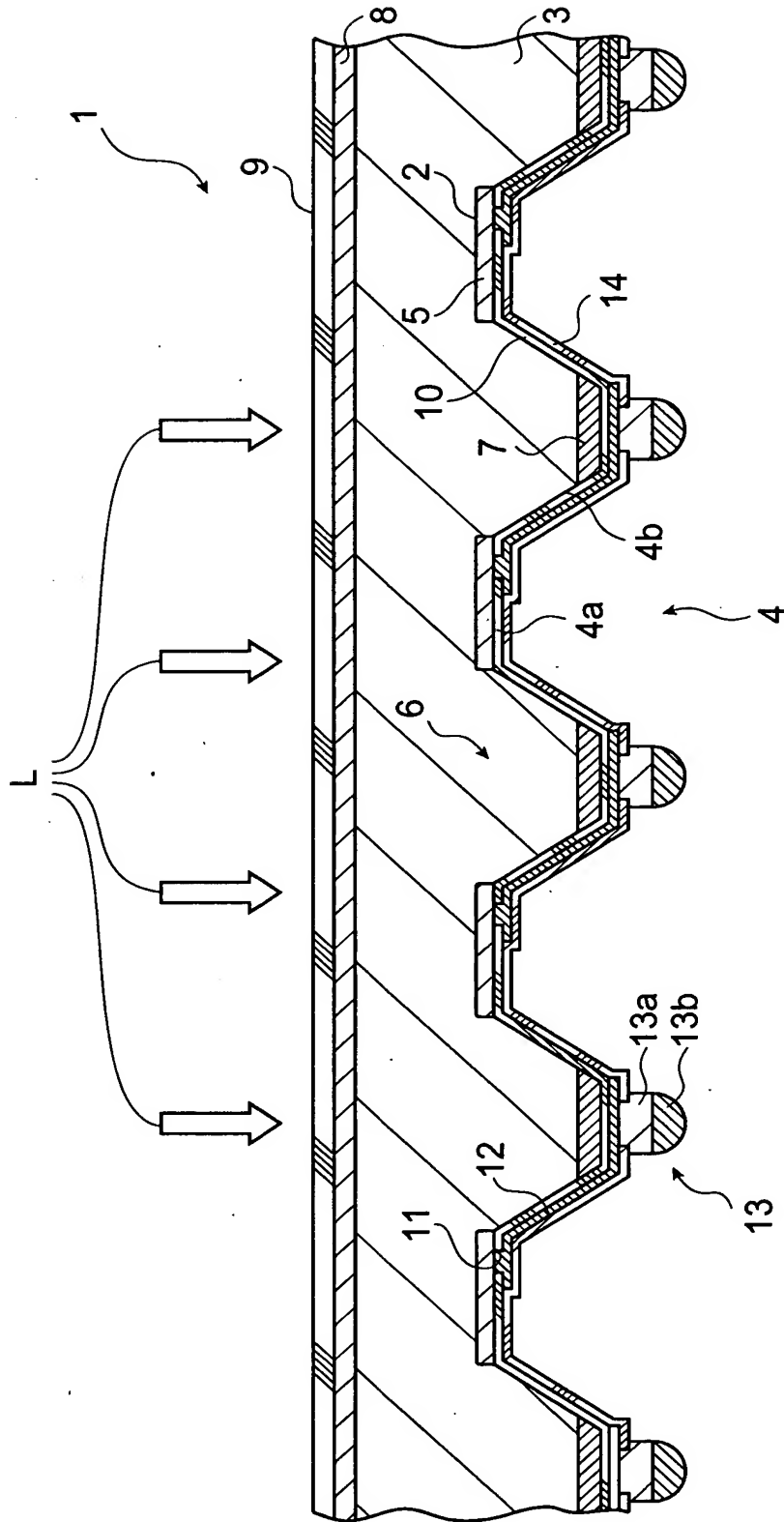
【図 1】



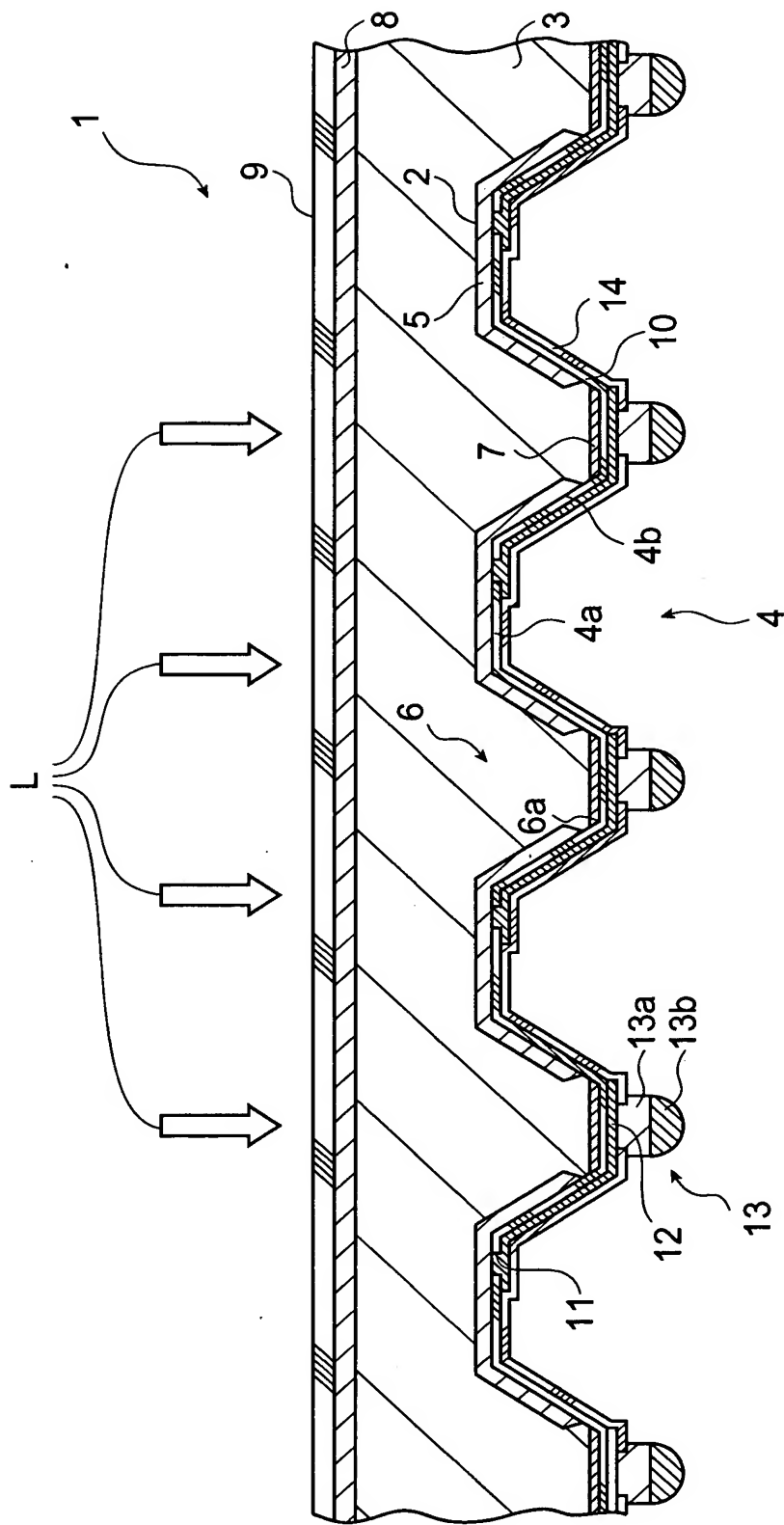
【図 2】



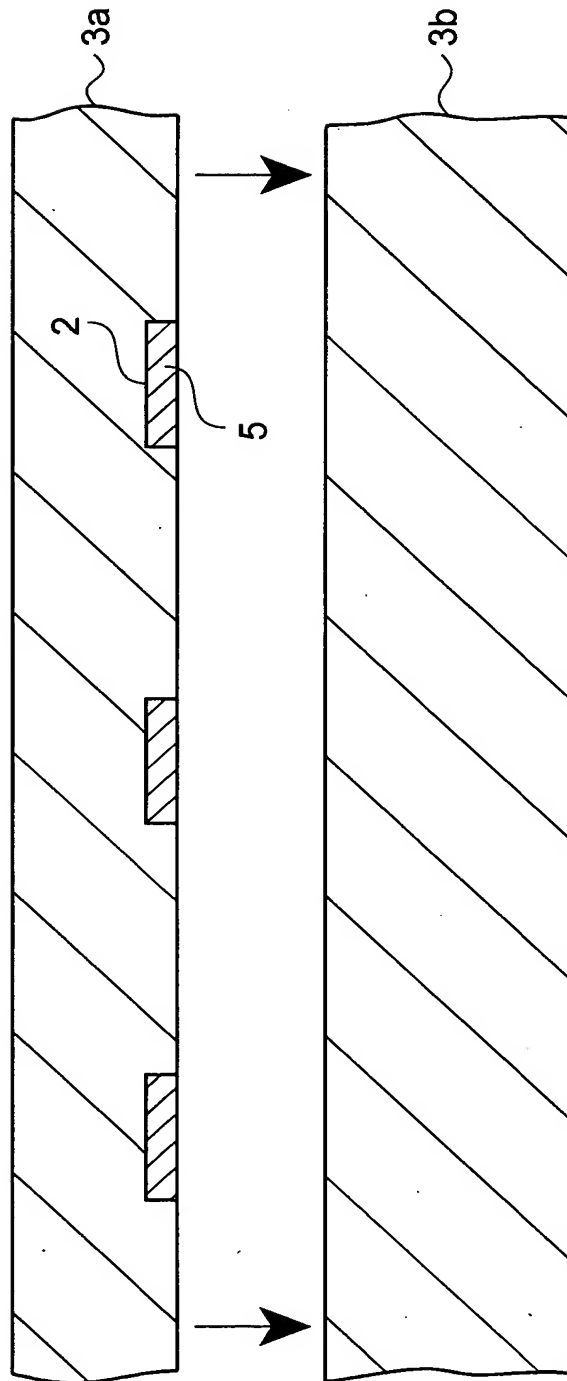
【図 3】



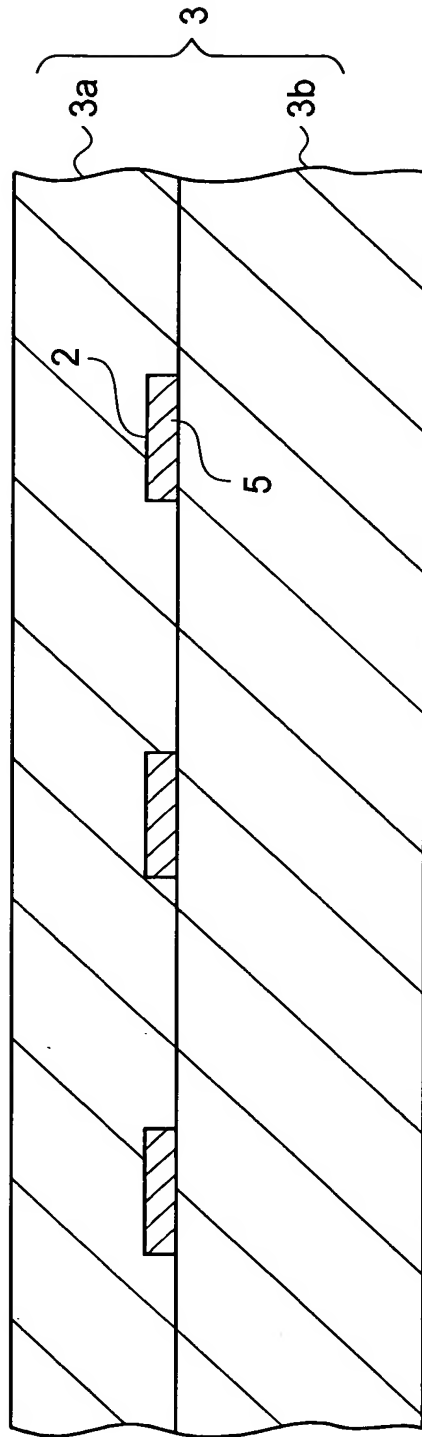
【 図 4 】



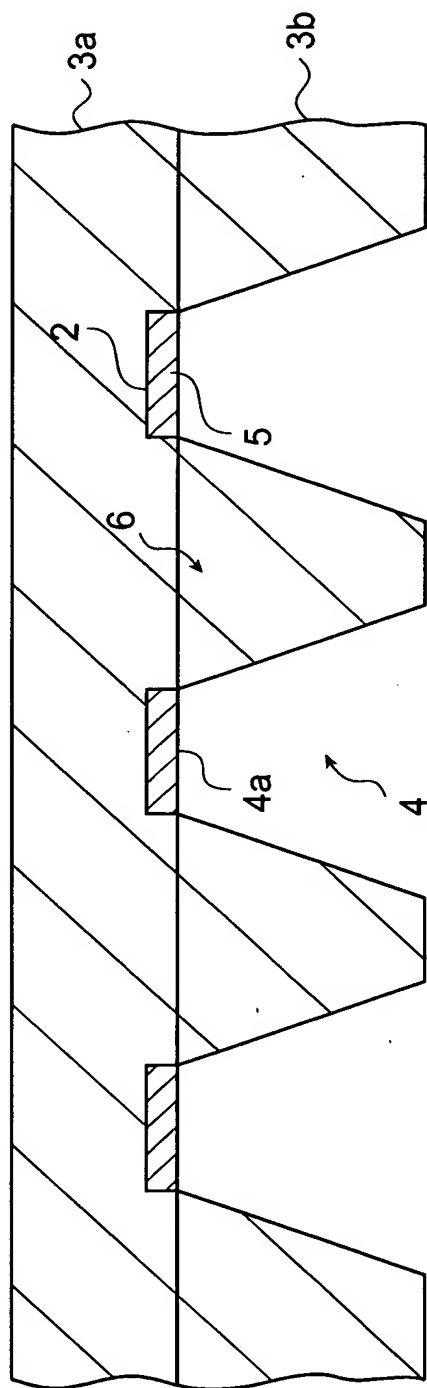
【図 5】



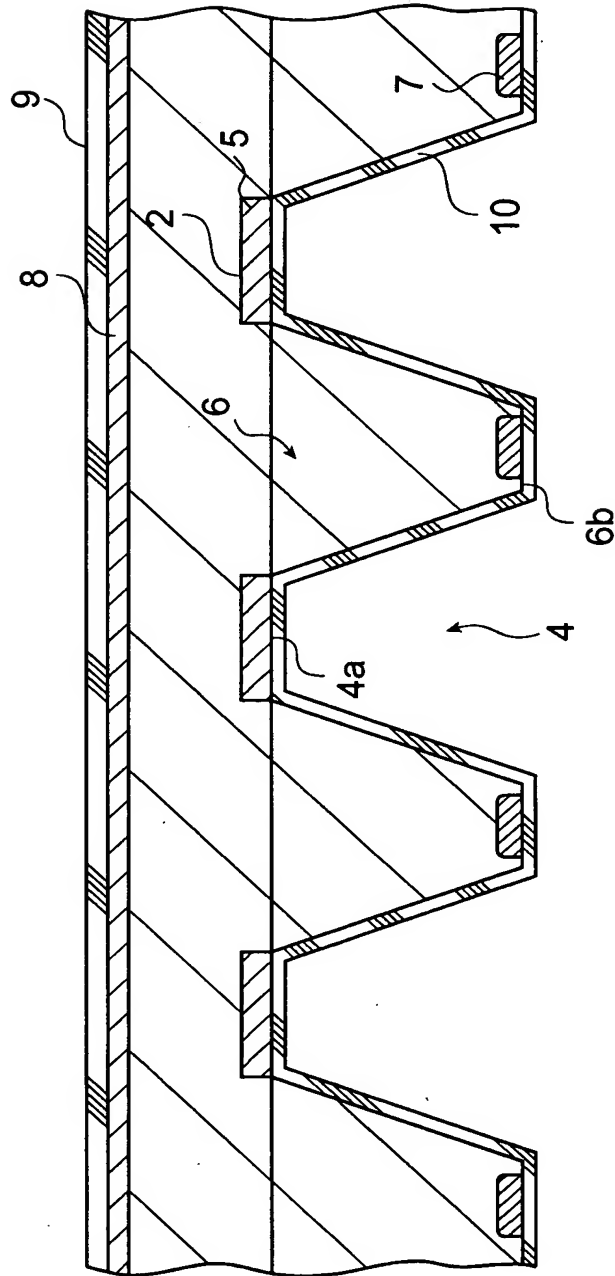
【図 6】



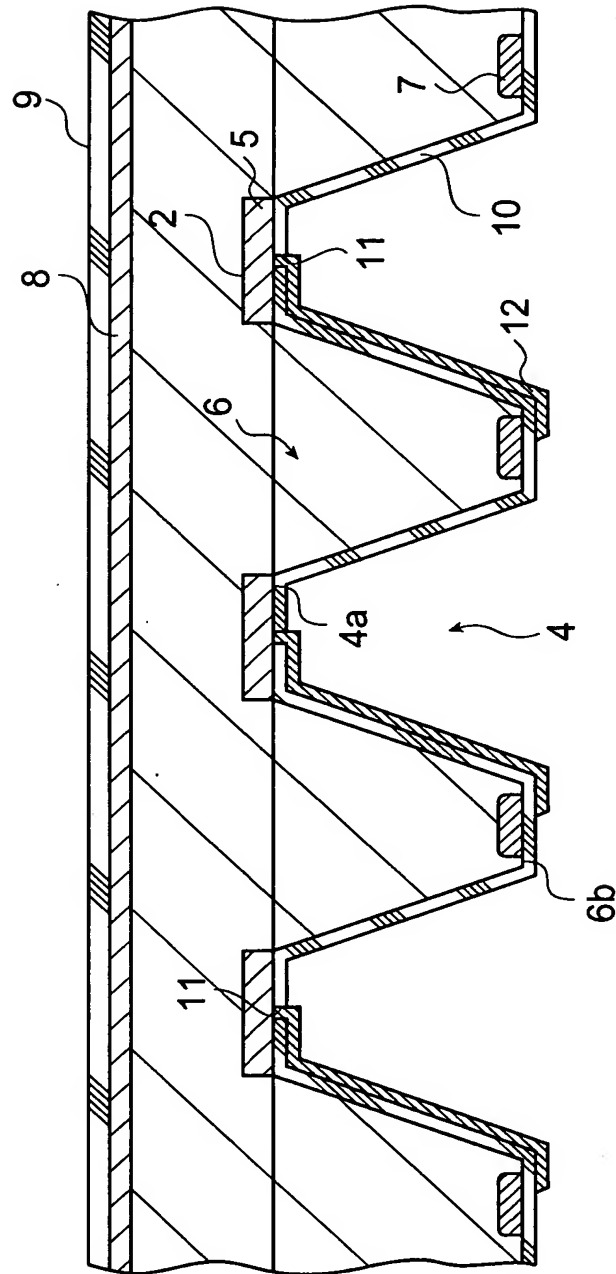
【図 7】



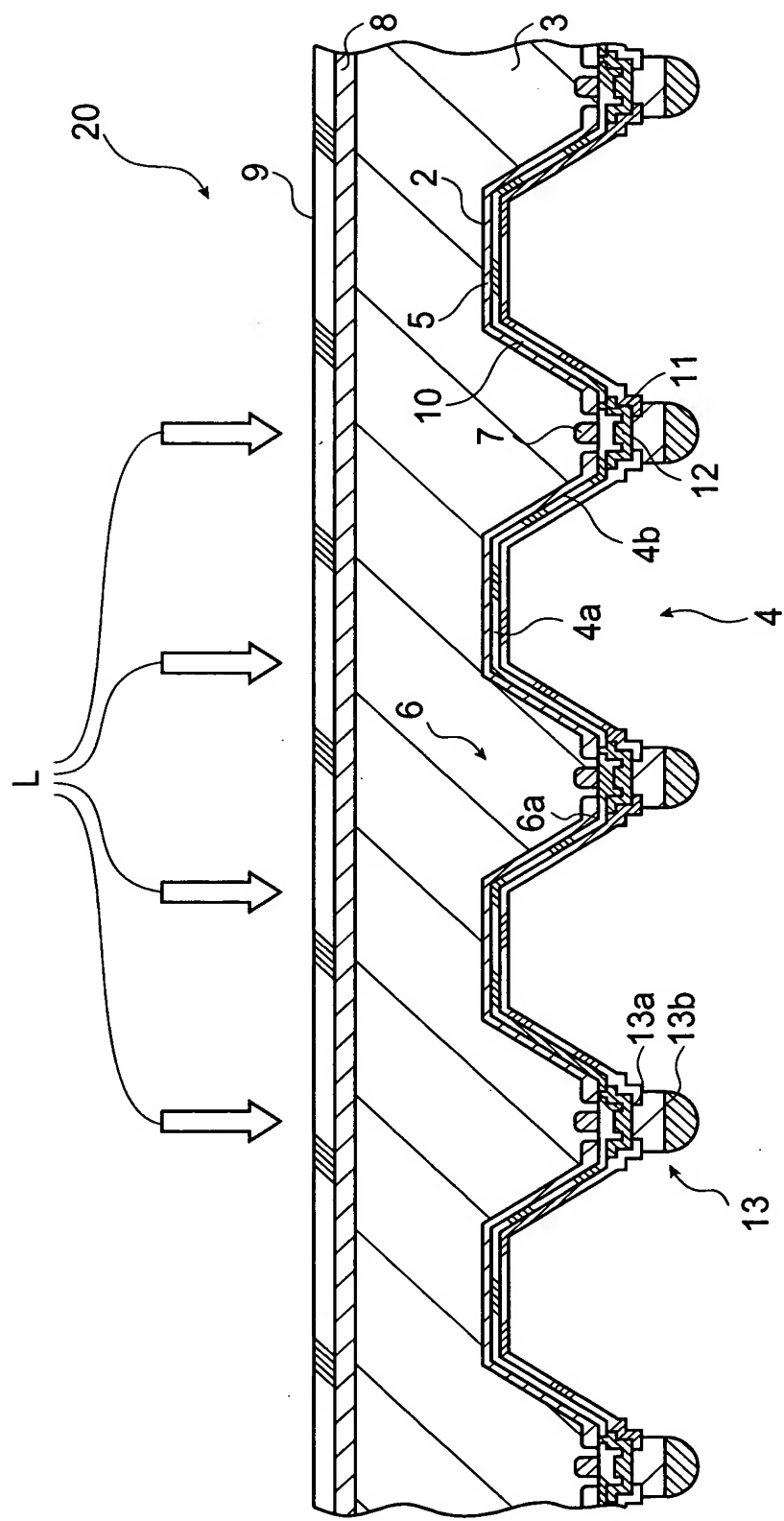
【图 8】



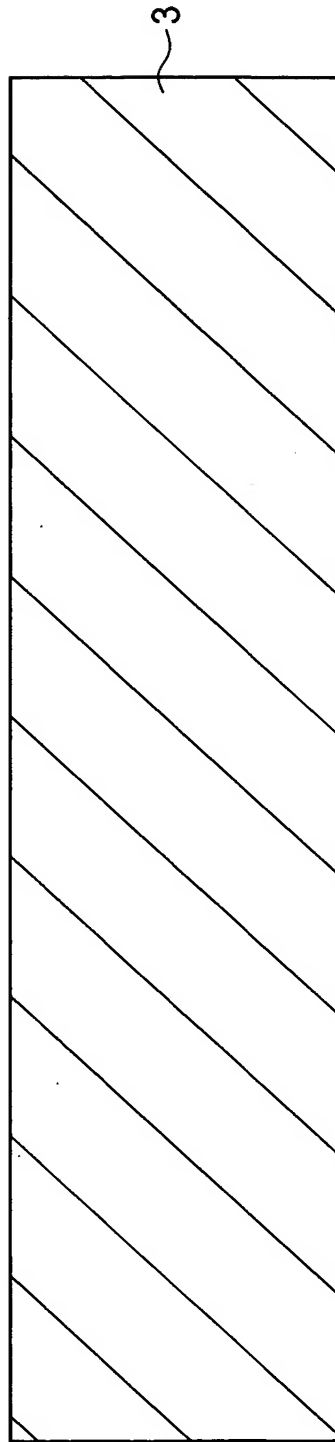
【図 9】



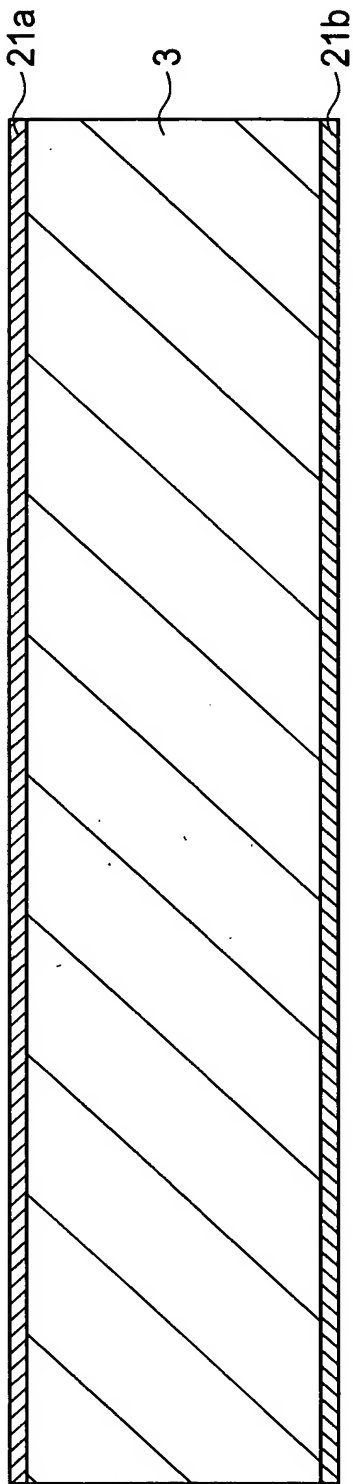
【図 10】



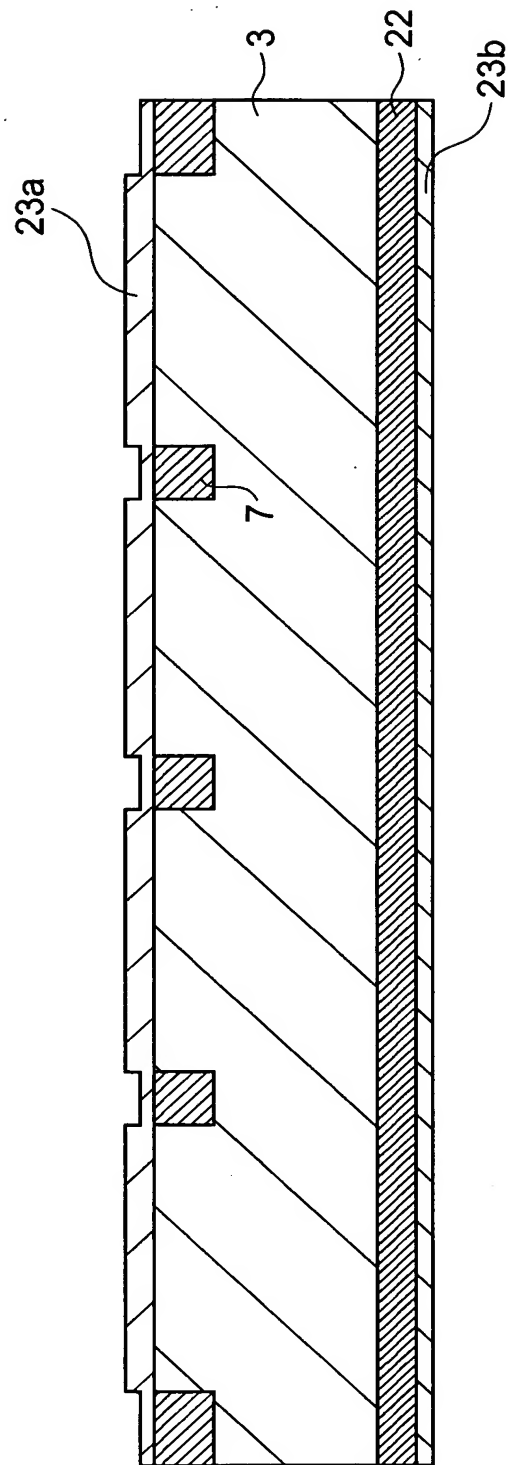
【図 1 1】



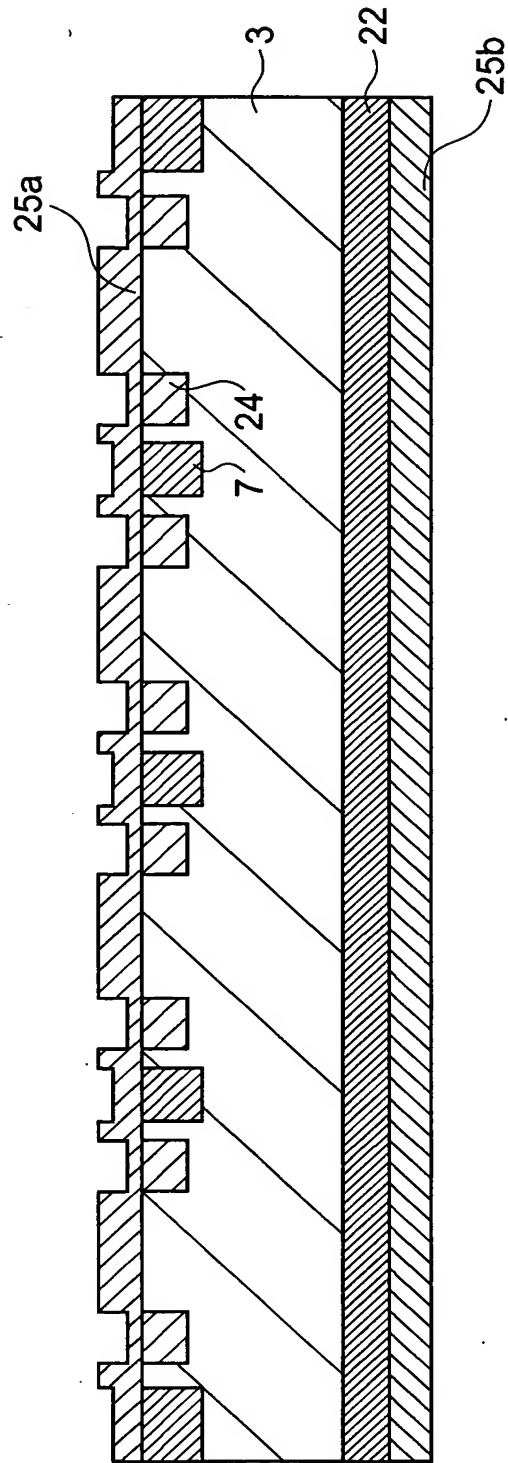
【図 1 2】



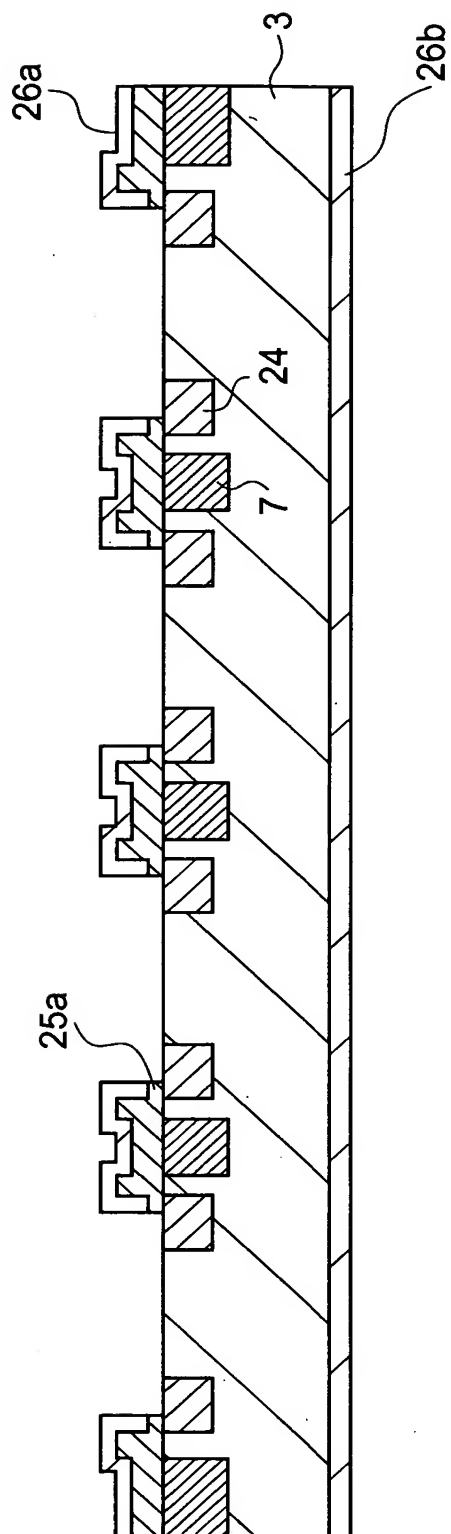
【図 1 3】



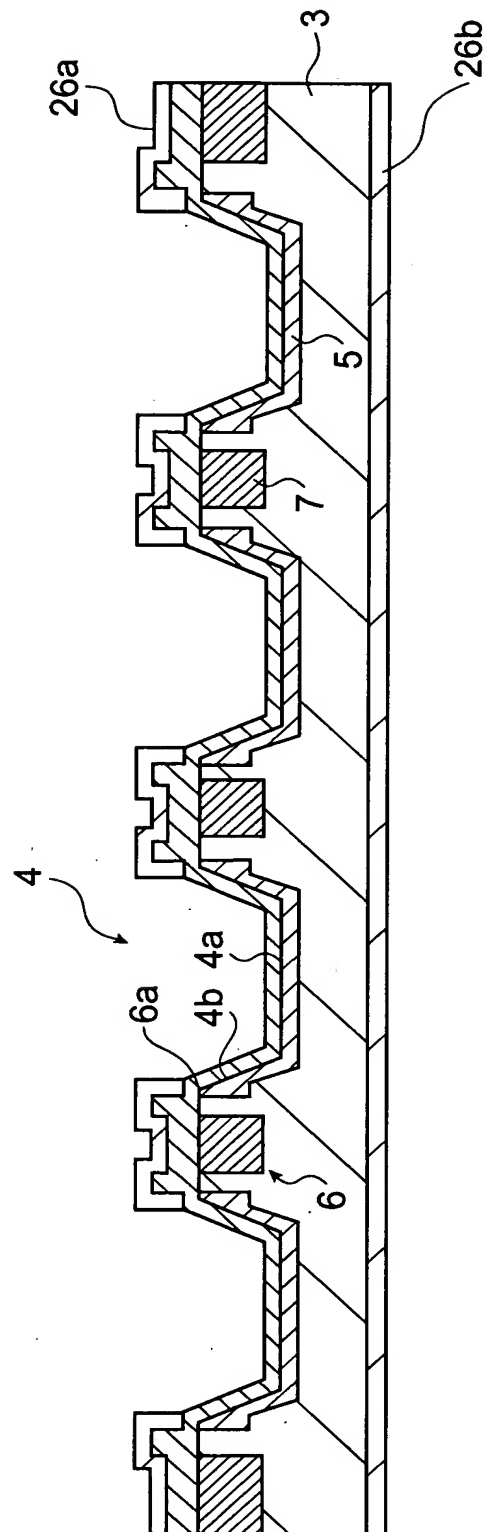
【 図 1 4 】



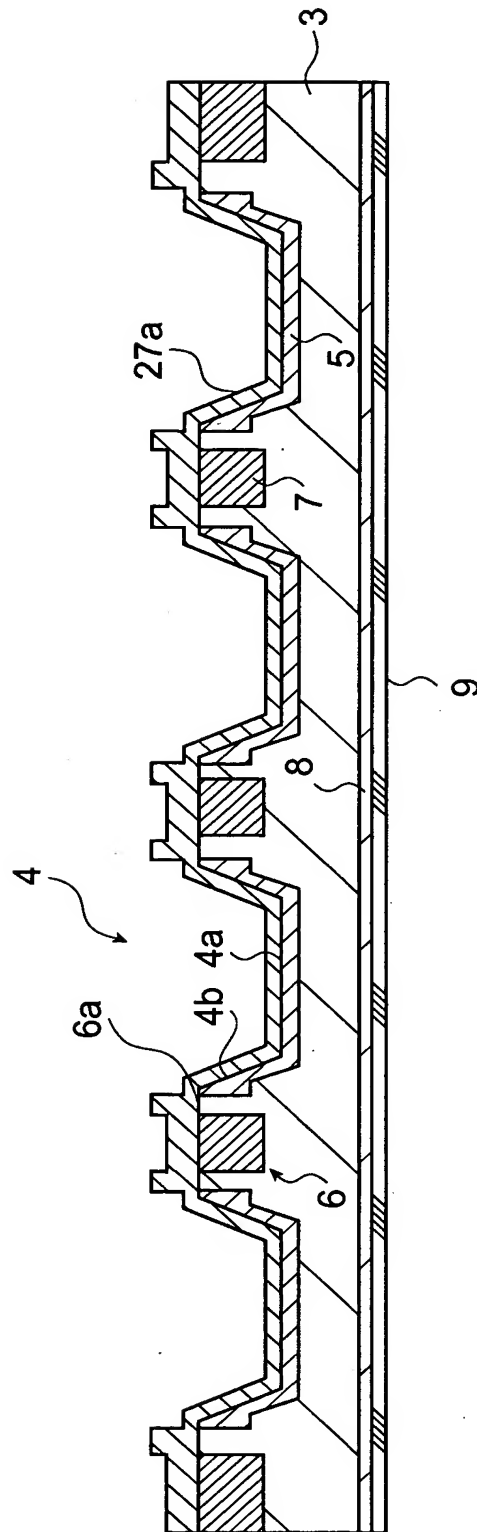
【図 15】



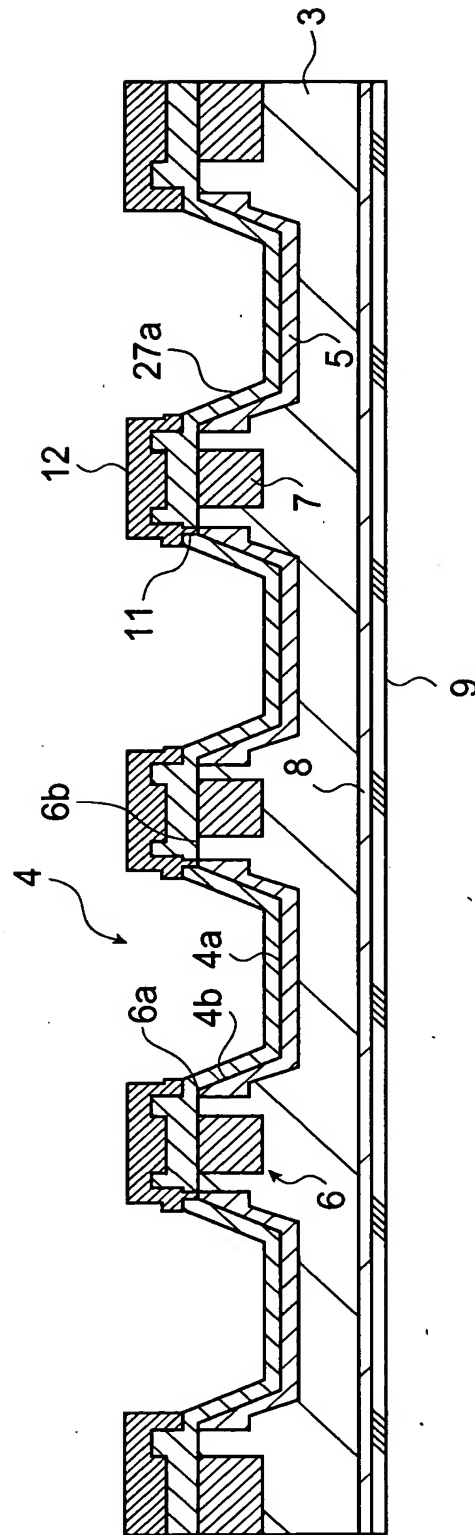
【図 16】



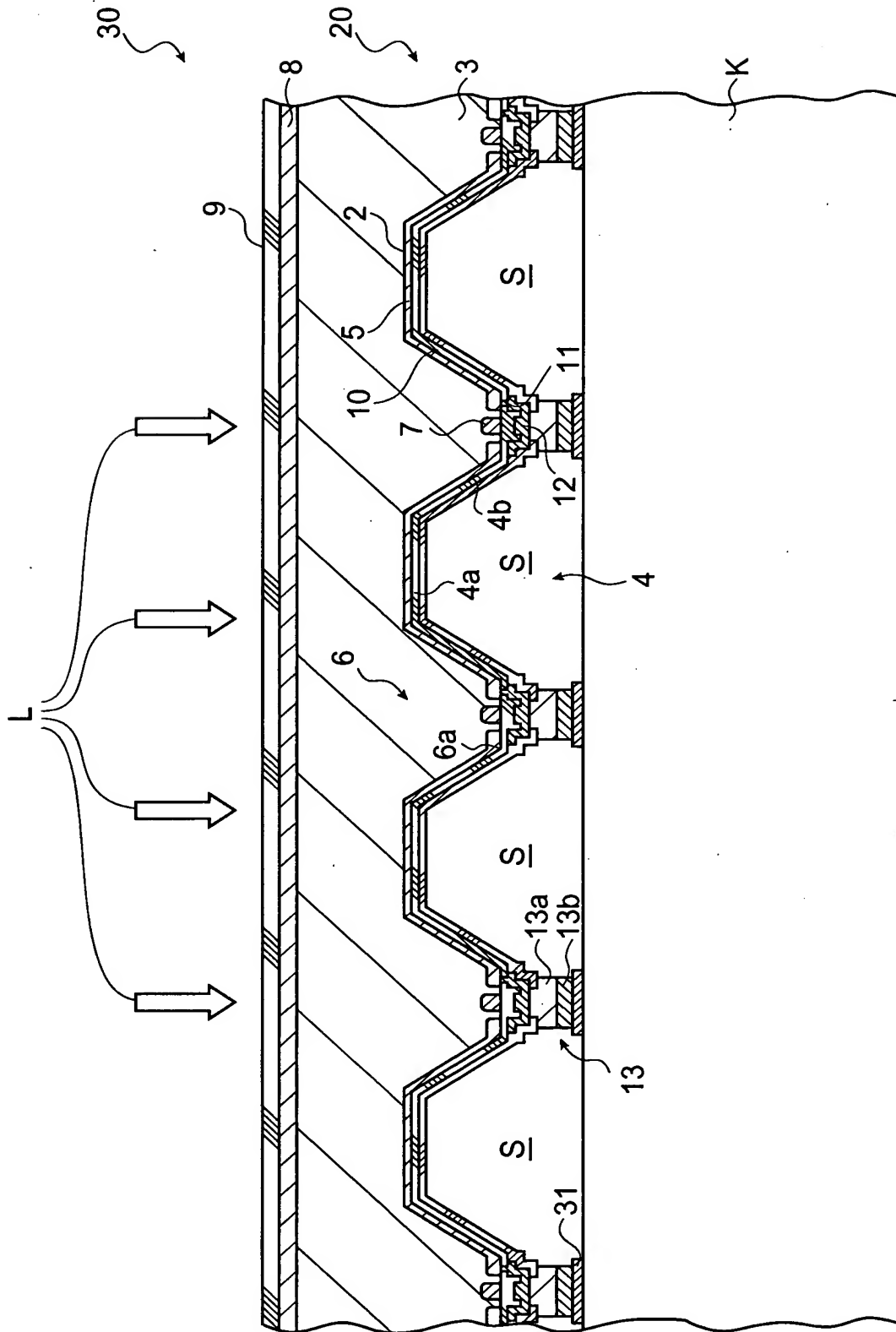
【図 17】



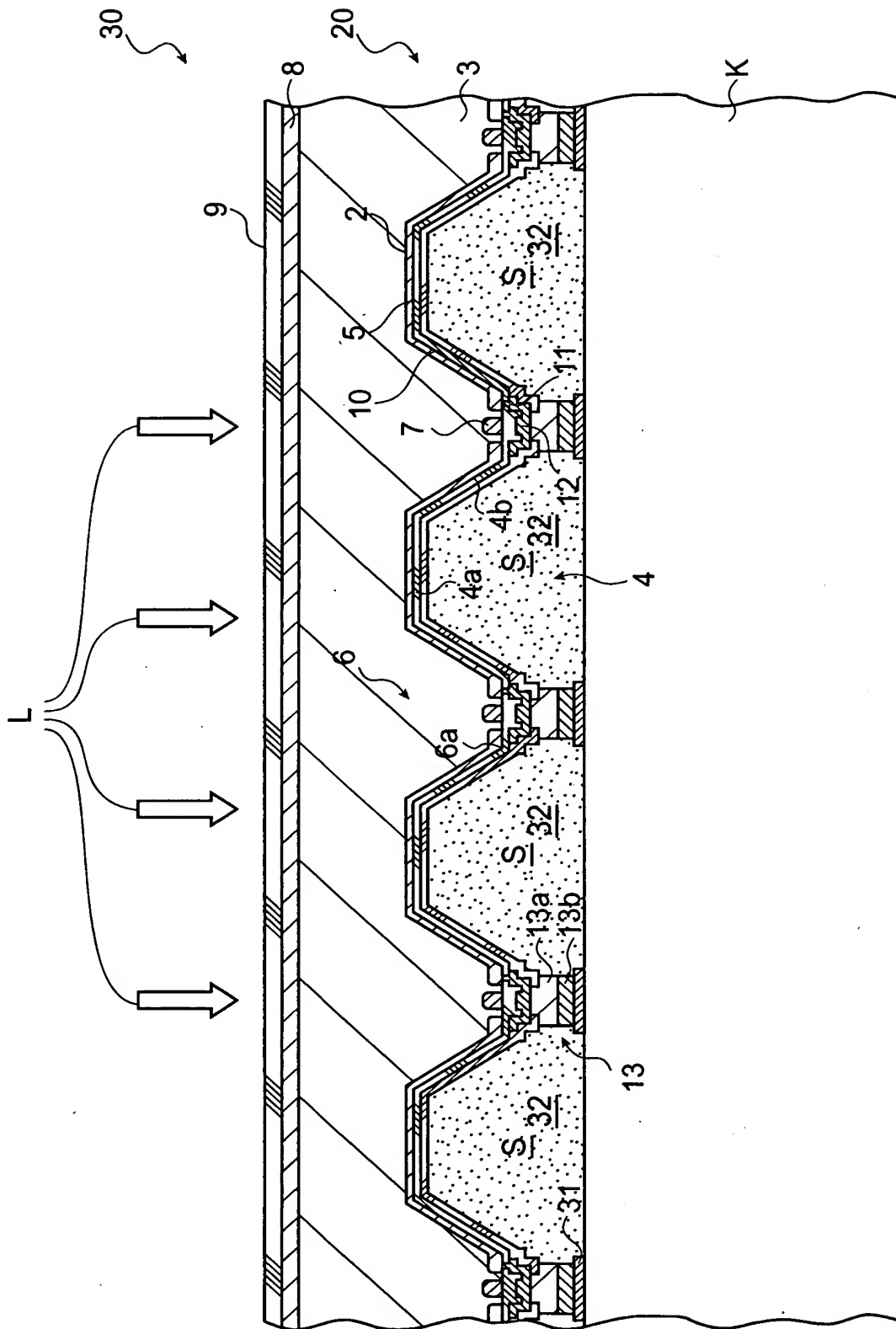
【図 1 8】



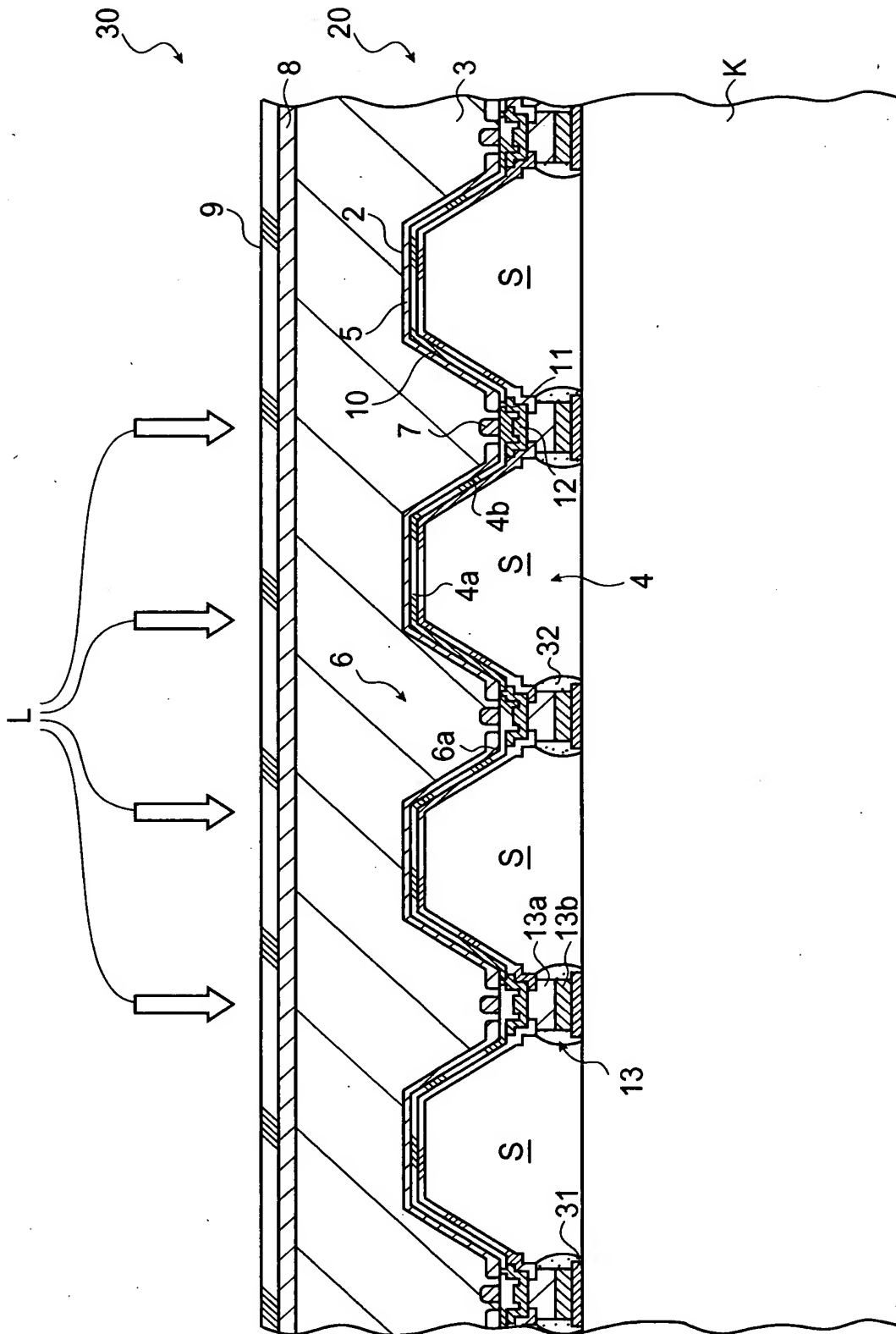
【図 19】



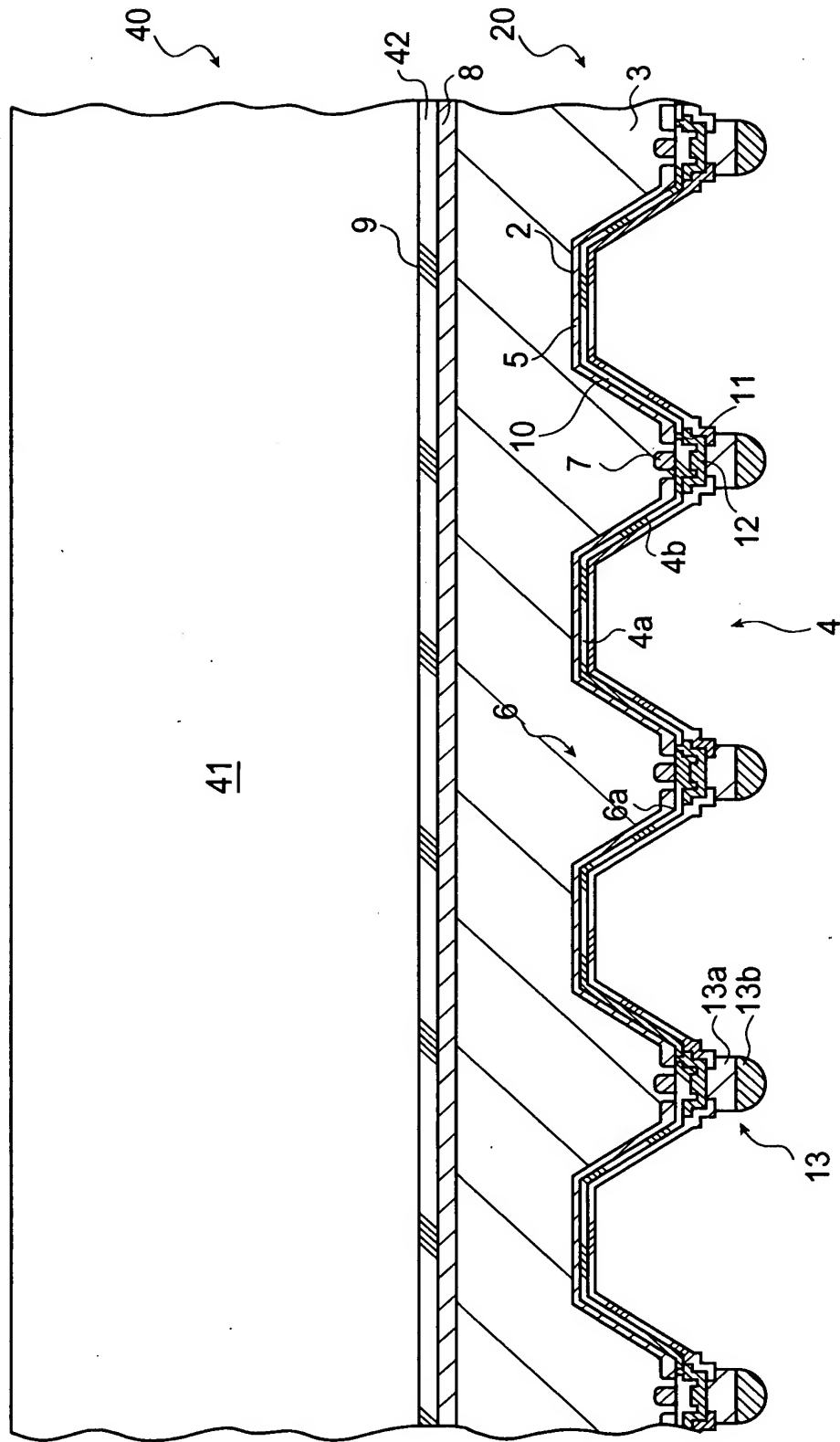
【図 20】



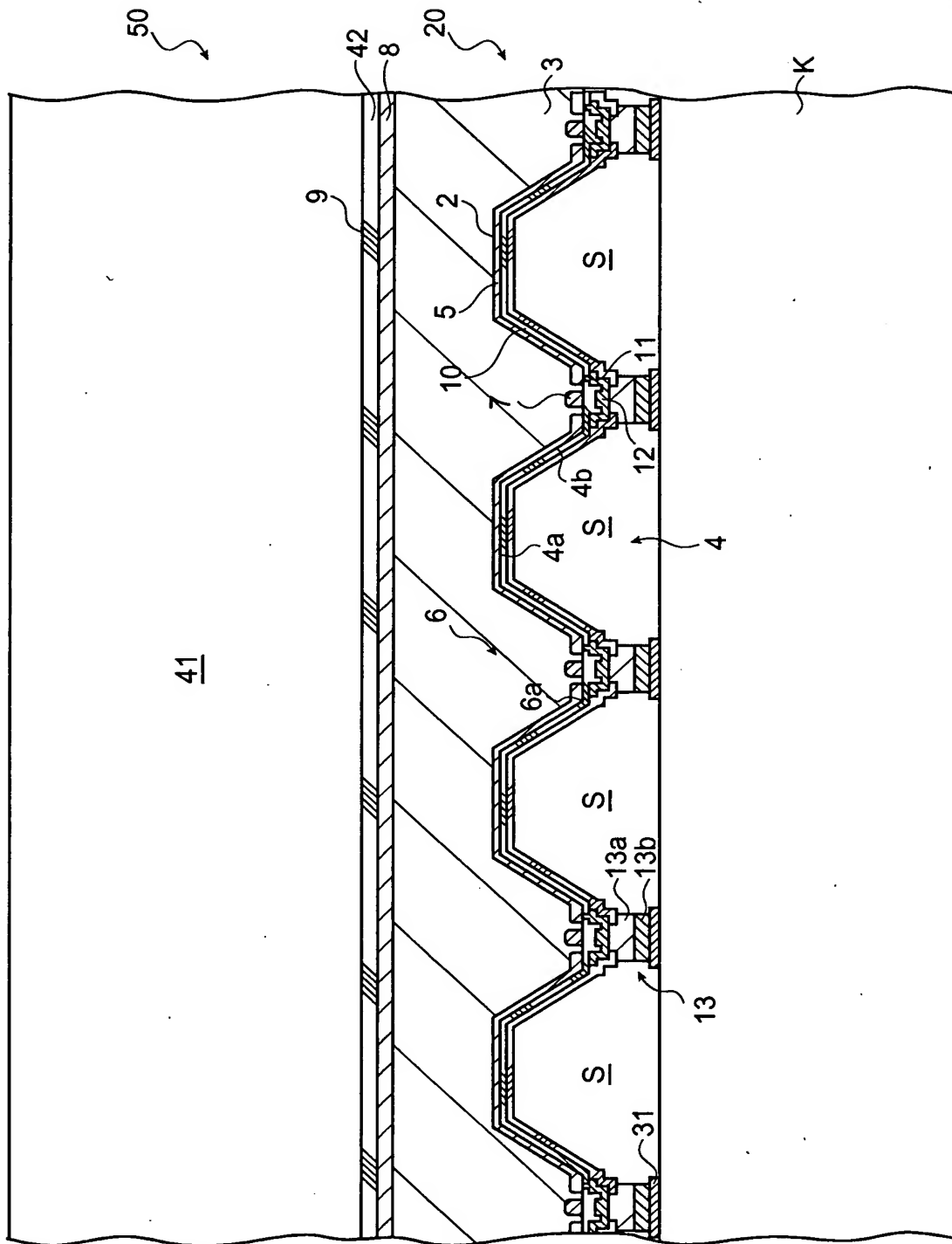
【図 2 1】



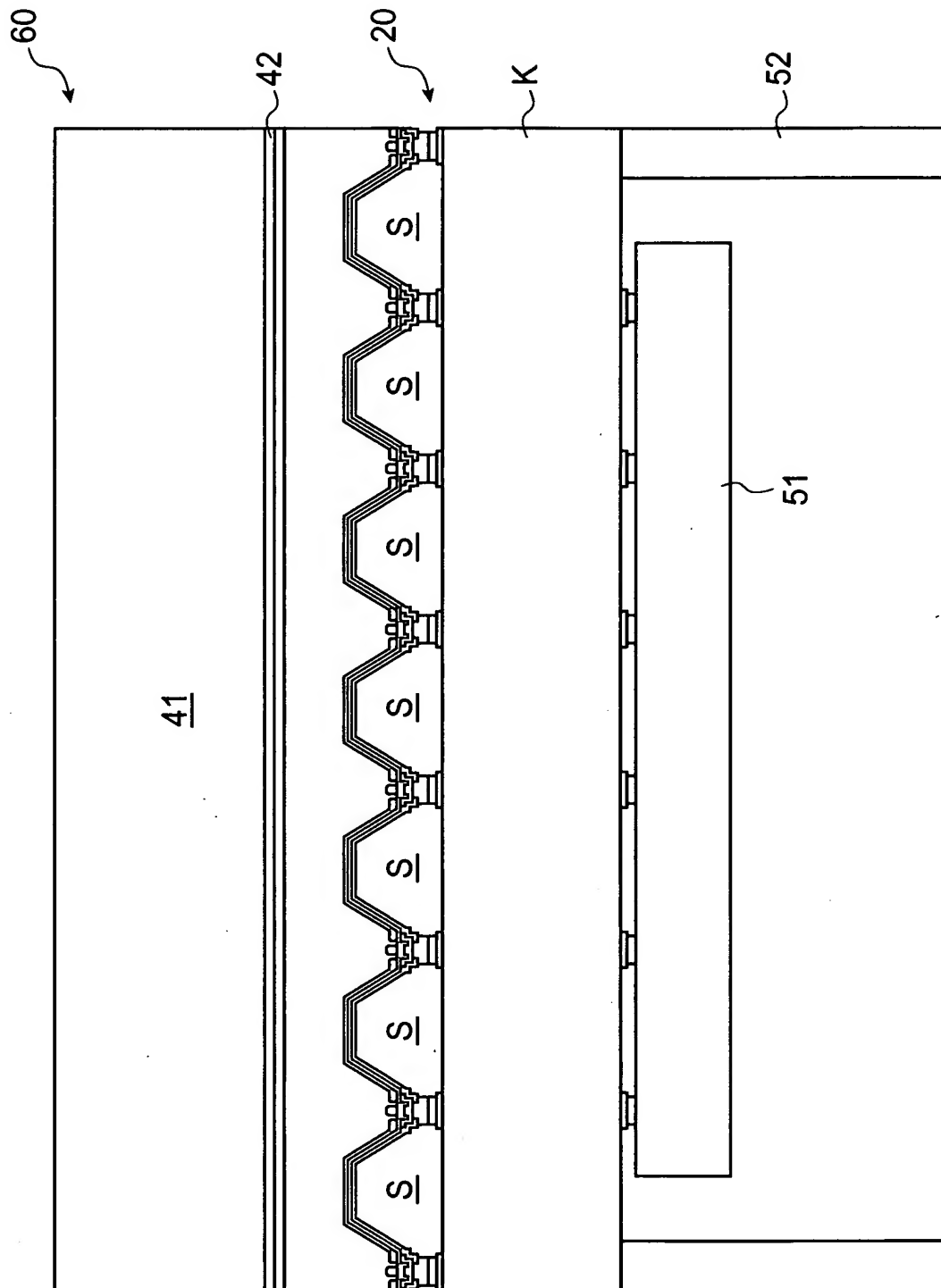
【図 2 2】



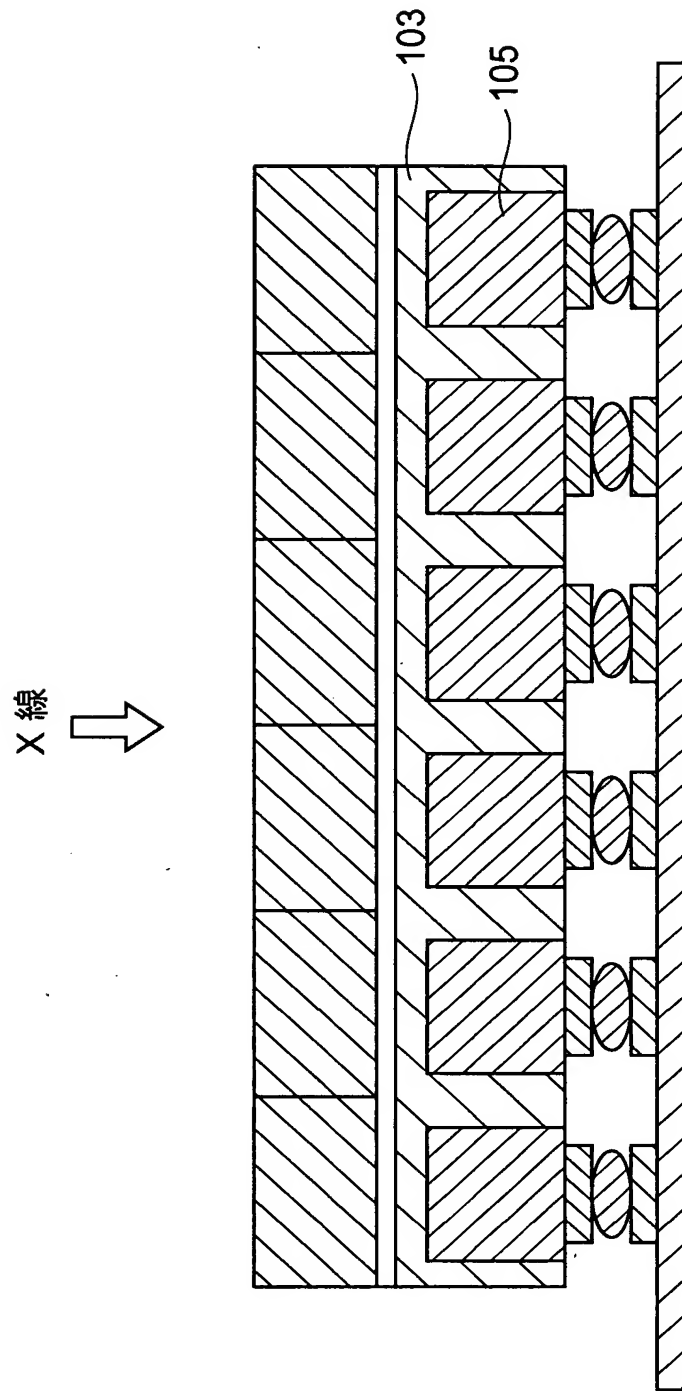
【图 23】



【図 2 4】



【図 2 5】



【書類名】 要約書

【要約】

【課題】 従来品と同等の高い検出感度を有しながらも、量産ベースでの製造が容易であり、且つ、十分な機械的強度を備えたホトダイオードアレイを提供すること。

【解決手段】 第 1 導電型の半導体からなる半導体基板 3 を備え、当該半導体基板 3 における被検出光 L の入射面の反対面側に複数のホトダイオードが形成されたホトダイオードアレイ 1 であって、半導体基板 3 の反対面側には、複数の凹部 4 がアレイ状に配列して形成されており、複数の凹部 4 の底部 4 a に第 2 導電型の半導体からなる第 2 導電型半導体層 5 が形成されることにより、ホトダイオードがアレイ状に配列している。

【選択図】 図 2

出 願 人 履 歴 情 報

識別番号 [000236436]

1. 変更年月日 1990年 8月10日
[変更理由] 新規登録
住 所 静岡県浜松市市野町1126番地の1
氏 名 浜松ホトニクス株式会社